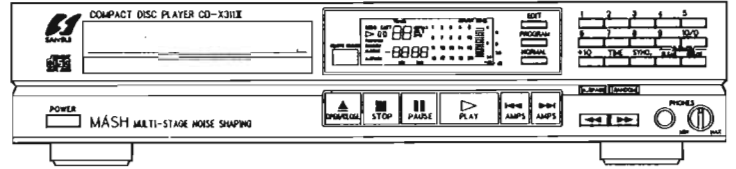




SERVICE MANUAL

CD-X211 CD-X311II CD-α317EX COMPACT DISC PLAYER



- CD-X311II/CD-X211 is a model for markets outside Japan.
CD-X311II/CD-X211は、海外向製品です。

CAUTION (注意)

- Parts identified by the Δ symbol on the schematic diagram and the parts list are critical for safety. Use only replacement parts that have critical characteristics recommended by the manufacturer.
 Δ 印がついている部品は、安全性を維持するために、重要な部品です。これらの部品を交換する際には、必ず指定された部品を使用してください。
- Make leakage-current or resistance measurements to determine that exposed parts are acceptably insulated from the supply circuit before returning the appliance to the customer.

- CD-α317EX is a model for the Japanese market.
CD-α317EXは、日本向製品です。

NOTICE

The symbols, OO, UL, CSA, EU, EG, UK, SEV, and XX on the Parts list and the schematic diagram mean following respectively.

- OO Manufactured for Japanese market.
日本向製品専用部品には、“OO”のマークが付いています。
- UL Manufactured for U.S.A. market.
(Underwriters Laboratories approved model.)
- CSA Manufactured for Canadian market.
- EU Manufactured for European market.
- EG Manufactured for F.R. Germany market.
- UK Manufactured for United Kingdom market.
- SEV Manufactured for Swiss market.
- XX (EXPORT) ... Standard Version.
- NON MARK Common Parts. (マークの無い部品は、全仕向け共通です。)

Specifications

CD-X311II/CD-X211

Format.....	Compact disc, digital audio system
Pickup.....	3-Beam, semiconductor laser
Decoding (D/A).....	1-Bit DAC / LDCCS (Linear and Direct D/A Conversion System)
Frequency response.....	4 Hz to 20 kHz, ± 0.5 dB
Total harmonic distortion.....	Less than 0.003% (1kHz)
Signal-to-Noise ratio.....	Better than 100 dB
Dynamic range.....	Better than 97 dB
Wow & flutter.....	Below measurable limit
Output voltages/load impedances	
Normal output (LINE).....	2 V / 47 kohms or more (variable maximum)
Digital output (COAXIAL).....	0.5 Vp-p ± 0.1 V / 75 ohms
Headphone output.....	45 mW (variable maximum) / with 32-ohm load
Power consumption.....	AC 120, 220~240 V, 50/60 Hz
For U.S.A & Canada.....	AC 120 V, 60 Hz
Rated power consumption.....	13 W
Dimensions.....	430 mm (16-15/16") W 100 mm (3-15/16") H 316 mm (12-1/2") D
Weight.....	4.0 kg (8.8 lbs) net

規格

CD-α317EX

型式.....	コンパクトディスク・デジタルオーディオシステム
ピックアップ.....	3ビームレーザーピックアップ
チャンネル数.....	2チャンネル(ステレオ)
復号化(D/A).....	MASH※方式
周波数特性.....	4~20kHz ± 0.5 dB
全高調波歪率.....	0.003以下(1kHz)
信号対雑音比(S/N比).....	100以上(EIAJ)
ダイナミックレンジ.....	97以上(EIAJ)
ワウ・フラッター.....	測定限界値以下
出力電圧/負荷インピーダンス	
ノーマル出力(LINE).....	2V(可変)/47k Ω 以上
デジタル出力(同軸).....	0.5Vp-p ± 0.1 V/75 Ω
ヘッドホン.....	45mW(可変最大)/32 Ω 負荷時
電源.....	AC 100V, 50Hz/60Hz
定格消費電力.....	12W(電気用品取締法)
外形寸法.....	430×100×316(幅×高さ×奥行き)
重量.....	4.0kg(本体のみ)

Remote Controller: RS-1150

Control system.....	Infra-red ray pulse system
Power requirements.....	DC 3 V
Dimensions.....	60 mm (2-3/8") W
	18 mm (3/4") H
	150 mm (5-15/16") D
Weight.....	110 g (0.24 lbs)
	including batteries

Accessories

Remote controller.....	1
Dry batteries (SUM-3).....	2
RCA-type pin-plug cord.....	1

- * Design and specifications subject to changes without notice for improvements.
- * Due to local laws and regulations, this unit sold in some areas are not equipped with variable voltage selectors.

リモートコントローラー：RS-1150

コントロール方式.....	赤外線パルス方式
電源.....	DC 3V
外形寸法.....	60×18×150mm(幅×高さ×奥行き)
重量.....	110 g (乾電池含む)

付属品

リモートコントローラー.....	1
単3乾電池(SUM-3).....	2
ピンプラグコード.....	1

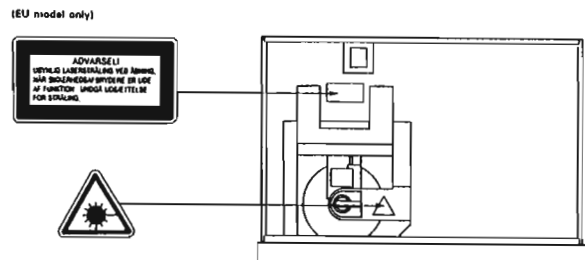
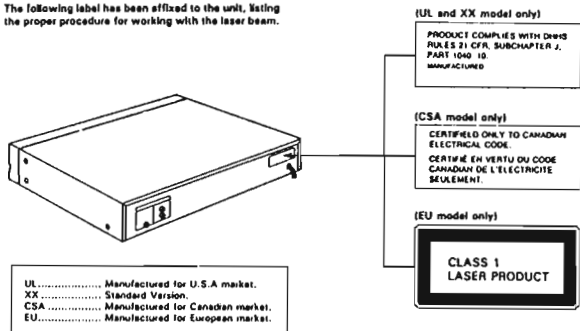
* 本機の意匠および仕様の一部は、改良のため予告なく変更することがあります。

*MASH方式はNTTの商標です。

Cautions Concerning Handling of The Laser

CAUTION : USE OF CONTROLS FOR ADJUSTMENTS OR PERFORMANCE OF PROCEDURES OTHER THAN THOSE SPECIFIED HEREIN MAY RESULT IN HAZARDOUS RADIATION EXPOSURE. THE COMPACT DISC PLAYER SHOULD NOT BE ADJUSTED OR REPAIRED BY ANYONE EXCEPT PROPERLY QUALIFIED SERVICE PERSONNEL.

The following label has been affixed to the unit, listing the proper procedure for working with the laser beam.



Notice for Parts

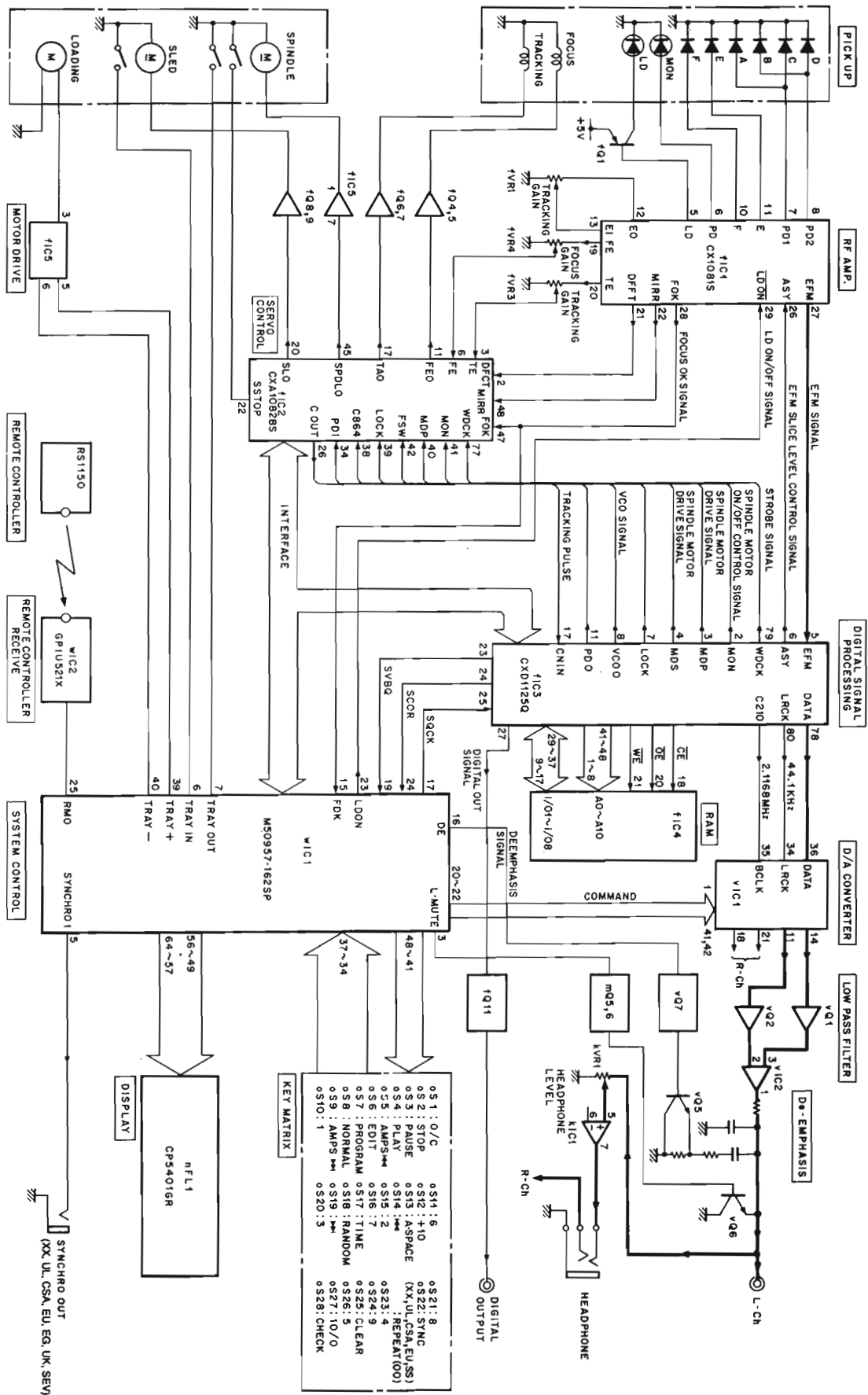
1. Some printed circuit board are not supplied assembled. To separate these in this Service Manual, the stock numbers are not indicated for these boards. However, stock numbers for individual parts are indicated.
2. Since some capacitors and resistors are omitted from parts lists in this service manual, refer to the Common Parts List for capacitors and resistors, which was issued on June 1987.
3. Abbreviations in this Parts List are as follows.

1. プリント基板の中には、アッセンブリー供給できないものがあります。基板番号の後にストック番号の付いていないものは、アッセンブリー供給できませんのでご注意ください。ただし、基板上の個々の部品については供給いたします。
2. 部品表には記載されていない抵抗・コンデンサーがあります。それらについては、1987年3月発行の新規標準抵抗・コンデンサーパーツリストを参照してください。
3. このマニュアルには、略語が使用されております。それらについては下記の略語表を参照してください。

•Abbreviations List

C.R. : Carbon Resistor	E.B.L. : Low Leak Bi-Polar Electrolytic Capacitor
S.R. : Solid Resistor	Ta.C. : Tantalum Capacitor
Ce.R. : Cement Resistor	F.C. : Film Capacitor
M.R. : Metal Film Resistor	M.P. : Metalized Paper Capacitor
F.R. : Fusing Resistor	P.C. : Polystyrene Capacitor
N.I.R. : Non-Inflammable Resistor	M.M.C. : Metalized Mylar Capacitor
A.R. : Array Resistor	A.C. : Array Capacitor
C.C. : Ceramic Capacitor	V.R. : Variable Resistor
C.T. : Ceramic Capacitor, Temperature Compensation	S.V.R. : Semi Variable Resistor
E.C. : Electrolytic Capacitor	SW. : Switch
E.I.L. : Low Leak Electrolytic Capacitor	Chip R. : Chip Resistor
E.B. : Bi-Polar Electrolytic Capacitor	Chip C. : Chip Capacitor

1. BLOCK DIAGRAM



2. REPLACEMENT OF MAIN PARTS

< See Exploded View on the right and Figures 2-1 to 2-3. >

A. Front Panel A and B

1. Remove a knob of phones level.
 2. Remove a bonnet.
 3. Loosen three screws to remove the front panel from bottom side.
 4. Unhook two hooks ㉔. (See Fig. 2-2)
 5. Unhook two hooks to remove an F-6428 board and pull it backward.
- Note:** When Fastening, be sure to insert the F-6428 board to grooves.
6. Loosen five screws and unhook six nails to remove an F-6429 board.
 7. Confirm each position which are put and remove DISP knob, 5-Key knobs, SUB knob and MAIN knob.
 8. Unhook hook-㉕, hook-㉖ and hook-㉗ in Fig. 2-2 to separate the panel A and B.

Note: Do not loose a GND Pad and an Earth Spring.

When fastening, set the spring and the pad to the place where they were located first on the front panel B. (See Fig. 2-2)
Insert five hooks ㉘ to the gutter of front panel A and fasten the panel A and B with hook-㉕, hook-㉖ and hook-㉗. (See Fig. 2-2)

B. Tray Panel (Page 15, Front View ㉚)

1. Turn ON the OPEN/CLOSE switch and pull the tray out.
2. Pull the tray out upwards.

C. How to remove the tray ㉛. (Refer to page 4)

1. Remove the bonnet.
 2. Remove the two screws ㉜ on the rear of the tray. (Refer to Top View of page 15)
 3. Turn on the OPEN/CLOSE switch and pull the tray out.
 4. Pull the tray out towards you.
- * When installing the tray, insert it in the same manner as it was pulled out.

D. Mechanism Ass'y

1. Remove the bonnet.
2. Disconnect the four connectors. (JP9, JP2, JP3 and JP4) (See figure 4-1 on page 5)
3. Loosen the three screws ㉝ to remove the mechanism. (See Top View on page 15)
4. Loosen the one screw to remove the earth washer.

E. Pick Up Ass'y ㉞. (Refer to figure 2-1)

Note: Add solder to the arrow part of Fig. 2-3 before removing the two lead connectors of the pick up ass'y. This is to guard the pick up ass'y against static electricity breakdown.

1. Remove the bonnet.
2. Pull the tray out.
3. Remove the chuck chassis.
4. Loosen three screw ㉞ to remove the mechanism ass'y. (See Top View on page 15)
5. Remove the two shaft clamps ㉟.
6. Loosen the screw ㊱ and remove the gear wheel A ㊱.
7. Pull the shaft out from the pick up ass'y.
8. Remove the two lead connectors from the pick up ass'y.

A. フロントパネル A および B

1. ヘッドフォンレベルのノブを抜く。
2. ボンネットを外す。
3. 底板側から、フロントパネル B を取付けている 3 本のビスを外す。
4. フロントパネル B の左右にあるフック ㉔を外す。(Fig.2-2参照)
5. F-6428基板を取付けているフックを 2ヶ所外して、後方へ抜く。
注) 取付ける際は、取付け溝に基板を確実に差し込んでください。
6. F-6429基板を取付けているビス 5本とフック 6ヶ所を外す。
注) フロントパネルにキズを付けないようにしてください。
7. DISPノブ、5キーノブ、サブノブおよびメインキーノブの取付け状態を確認してから、各ノブを外す。
8. Fig.2-2のフック ㉕, ㉖, ㉗を順次外して、フロントパネル A、B を分離する。
注) GNDパッドをなくさないようにしてください。
取付ける際は、フロントパネル B の所定の位置にGNDパッドとアーススプリングを取付けてから、5ヶ所のフック ㉘をフロントパネル A の溝にはめてからフック ㉕, ㉖, ㉗でロックする。(Fig.2-2参照)

B. トレイパネル (15ページ, Front Viewの㉚)

1. OPEN/CLOSEスイッチを ON にしトレイを引き出す。
2. トレイパネルを上へ引き抜く。

C. トレイ ㉛の外し方 (4ページ参照)

1. ボンネットを外す。
2. トレイ後部のビス ㉜ 2本を外す。(15ページのTop View参照)
3. OPEN/CLOSEスイッチを ON にしトレイを引き出す。
4. トレイを手前に引き抜く。
※トレイの取付時は、トレイを手前に引き出した状態で挿入する。

D. メカニズム Ass'y

1. ボンネットを外す。
2. コネクター (5ページFig.4-1 JP9, JP2, JP3, JP4)を外す。
3. メカニズム Ass'y を取付けているビス ㉝ 3本を外す。
(15ページのTop View参照)
4. アースワッシャー取付ビスを外す。

E. ピックアップ Ass'y ㉞ (Fig.2-1参照)

注) Pick-upの2個のリードコネクターを外す前に、Fig.2-3の矢印部分を半田付する。これはピックアップを静電破壊から保護する為である。

1. ボンネットを外す。
2. トレイを引き抜く。
3. チャックシャーシーを外す。
4. メカニズム Ass'y を取付けているビス ㉞ 3本を外す。
(15ページのTop View参照)
5. シャフトクランプ ㉟を 2個外す。
6. ビス ㊱を外し、歯車 A ㊱を外す。
7. ピックアップ Ass'y よりシャフトを引き抜く。
8. ピックアップ Ass'y より 2本のリードコネクターを外す。

KSM-150 Drive Unit

Fig. 2-1

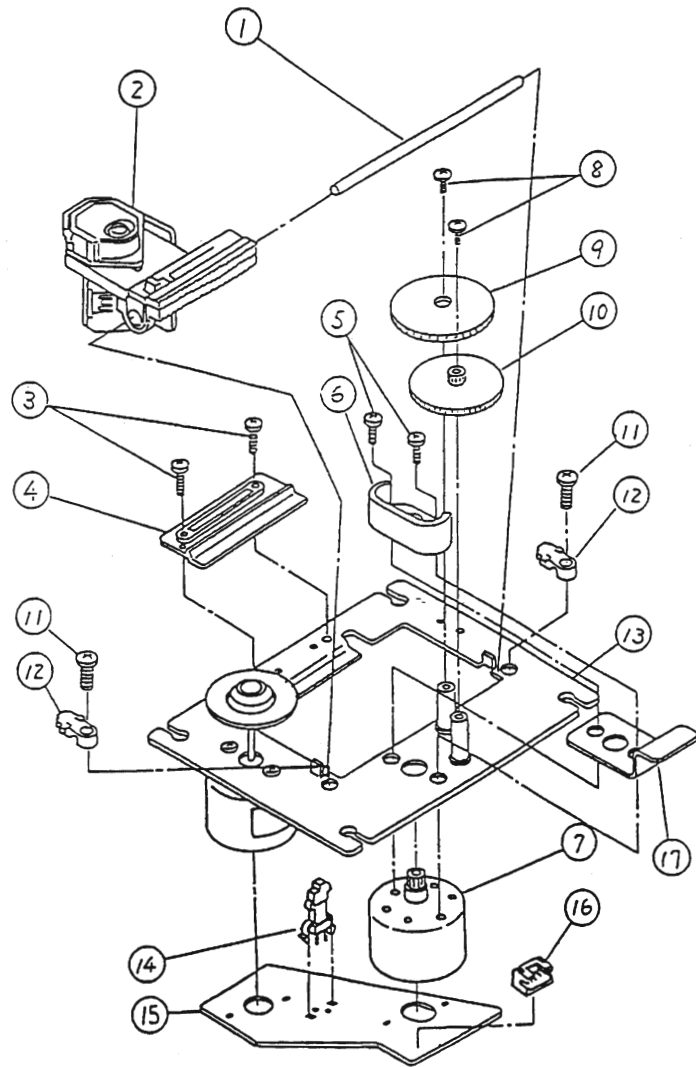


Fig. 2-2

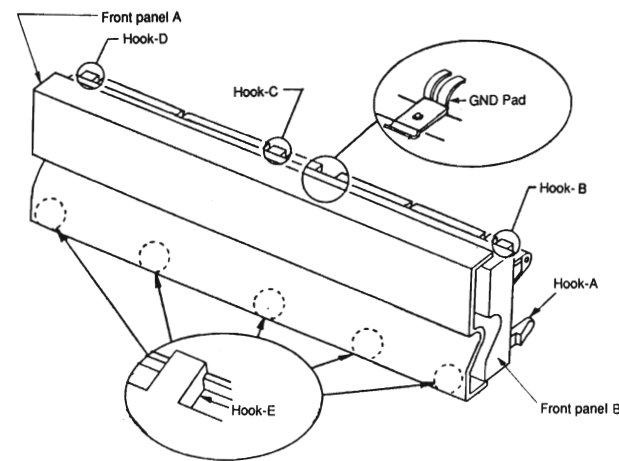
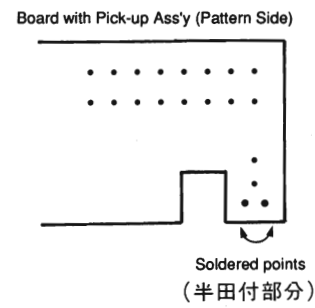


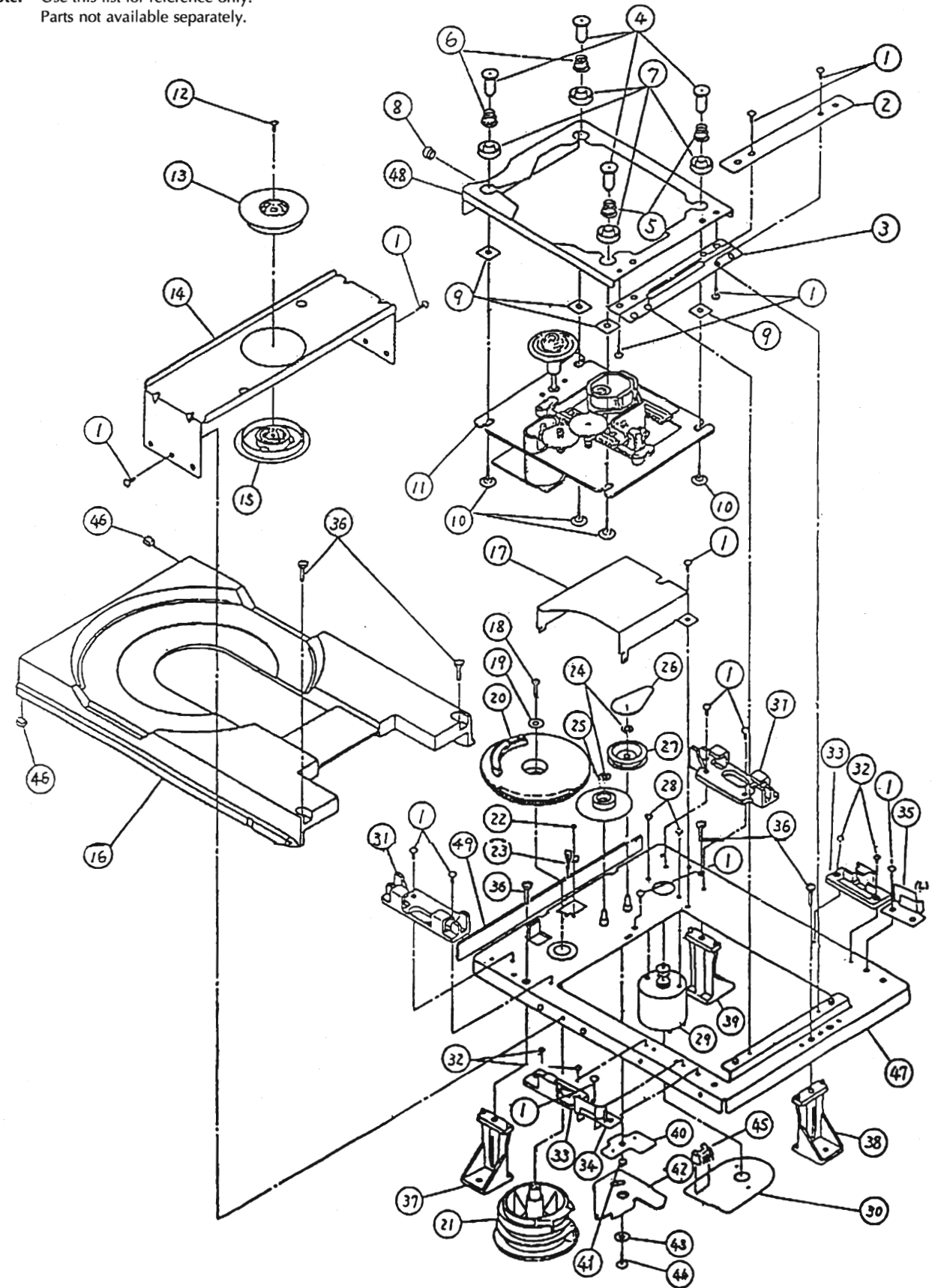
Fig. 2-3



3. EXPLODED VIEW OF MECHANISM & PARTS LIST

Exploded View of Mechanism (Type No. KSL-150AFM3 Stock No. 49553200)

Note: Use this list for reference only.
Parts not available separately.



4. ADJUSTMENT

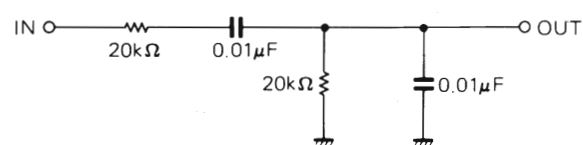
• Cautions

1. Turn the power OFF before removing the bonnet.
2. See Figure 4-1 for the locations where adjustments are to be carried out.
3. Use the EIAJ test disk CD-1.
4. The following band pass filter (BPF) is used for adjustments.
5. If the adjustment is unsatisfactory and playback is not possible, adjust as follows:
 - 1) Set fVR1, fVR2, fVR3 and fVR4 to their mid points.
 - 2) Adjust the VCO (wVR5) and select playback.
 - 3) Carry out adjustment steps 2 to 5.
6. In executing steps 2 to 5, connect the probe after playing the disc.

● 調整上の注意

1. ボンネットを外す前に電源をOFFにする。
2. 調整指示箇所はFig.4-1を参照する。
3. テストディスクはEIAJのCD-1を使用する。
4. 調整のためには次のようなバンドパスフィルター(B.P.F.)が使用されます。
5. 調整不良で再生動作ができない場合、次の順序で調整してください。
 - 1) 最初にfVR1, fVR2, fVR3及びfVR4をセンター位置にする。
 - 2) VCO調整(fVR5)を行い再生動作を行う。
 - 3) ステップ2から5までの調整を行う。
6. ステップ2から5までの調整はディスクをプレイしてからプローブを接続すること。

Band Pass Filter (BPF)



Step ステップ	Item 項目	Measuring Location 測定箇所	Adjustment Location 調整箇所	Adjustment 調整	Conditions and Notes 設定条件及び備考
1	VCO adjustment (carry out in STOP state) V.C.O調整 (STOP状態で行う)	Connect a frequency counter to TP (VCO). TPのVCOに周波数カウンターを接続する。	fVR5 (VCO)	4.32MHz±30Hz	<ul style="list-style-type: none"> • Ground EFM of TP2. • Turn ON the power then wait at least 10 seconds before adjusting. • TP2のEFMをGNDに接続する。 • 電源投入後、10秒以上経過してから調整すること。
2	Tracking offset adjustment トラッキング オフセット調整	Connect an oscilloscope to T1 of TP3. TP3のT1にオシロを接続する。	fVR1	<p>Set the oscilloscope to the DC range. Adjust so that a and b have the same level. オシロはDCレンジにする。 aとbを同じレベルにする。</p>	<ul style="list-style-type: none"> • Ground T2 of TP3. • Playback the 8th track of CD-1. • TP3のT2をGNDに落とす。 • CD-1の8曲目を再生する。
3	Focus offset フォーカス オフセット	Connect an oscilloscope to the RF of TP1. TP1のRFにオシロを接続する。	fVR2	<p>Set to maximum. MAXにする。</p> <p>Carry out adjustments to achieve a clean overall pattern and so that the indicated portion is wide and symmetrical. 全体をきれいにしこの部分を広く対称にする。</p>	<ul style="list-style-type: none"> • Playback the 8th track of CD-1. • CD-1の8曲目を再生する。
4	Tracking gain adjustment トラッキング ゲイン調整	Connect AC voltmeter to T1 of TP3 via the BPF. Connect AC voltmeter to T2 of TP3 via the BPF. TP3のT1にB.P.F.を通して、VTVMを接続する。 TP3のT2にB.P.F.を通して、VTVMを接続する。	fVR3	<p>Using the indicated voltage at T1 of TP3 as a reference, adjust the voltage at T2 to -3.5dB. TP3のT1の指示電圧を基準に、TP3のT2の指示を-3.5dBに合わせる。</p>	<ul style="list-style-type: none"> • Playback the 4th track (no signal) of CD-1. • Apply an 800Hz signal of 0.5Vp-p from SG to T2 of TP3 via a resistance of 220kΩ. • CD-1の4曲目(無信号)を再生する。 • TP3のT2にSGより220kΩを通し、800Hzの信号0.5Vp-pを加える。 <p>Adjust fVR3 to the position shown in Fig. 4-2 if you do not have a BPF or if -3.5dB cannot be achieved. ※もし、B.P.F.がないか、3.5dBにならない時は、fVR3をFig.4-2の位置に合わせる。</p>

Step ステップ	Item 項目	Measuring Location 測定箇所	Adjustment Location 調整箇所	Adjustment 調整	Conditions and Notes 設定条件及び備考
5	Focus gain adjustment フォーカス ゲイン調整	Connect AC voltmeter to F1 of TP3 via the BPF. Connect AC voltmeter to F2 of TP3 via the BPF. TP3のF1にB.P.F.を通して、VTVMを接続する。 TP3のF2にB.P.F.を通して、VTVMを接続する。	fVR4	<p>Using the indicated voltage at F1 of TP3 as a reference, adjust the voltage at F2 to -2.5dB. TP3のF1の指示電圧を基準に、TP3のF2の指示を-2.5dBに合わせる。</p>	<ul style="list-style-type: none"> • Playback the 4th track (no signal) of CD-1. • Apply an 800Hz signal of 0.5Vp-p from SG to F2 of TP via a resistance of 220kΩ. • CD-1の4曲目(無信号)を再生する。 • TPのF2にSGより220kΩを通し、800Hzの信号0.5Vp-pを加える。 <p>Adjust fVR4 to position shown in the Figure if you do not have a BPF or if -2.5dB cannot be achieved. ※もし、B.P.F.がないか、-2.5dBにならない時は、fVR4を図の位置に合わせる。</p>

Fig. 4-1 F-6426 Location of adjustment points.

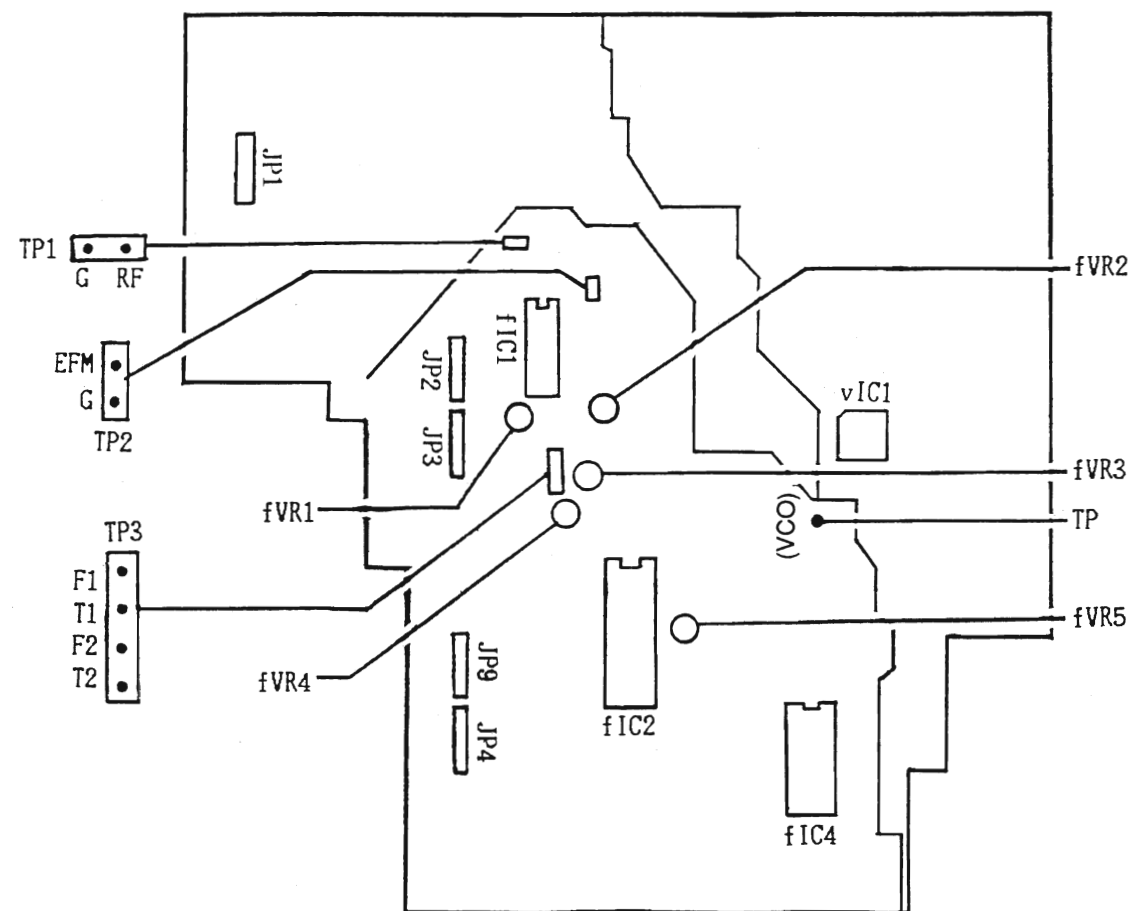
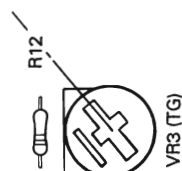


Fig. 4-2



5. PARTS LIST OF BOARD

5-1. F-6426 Main Board <Stock No. 01232100=00> <Stock No. 01232101=XX, EU, UK, EG, SEV/ 01242402=UL, CSA>

Parts No.	Stock No.	Description
•Transistor		
fQ1	46359701	2SA952
fQ2	46367101	2SC2603
	or 48058801	2SC1740S
fQ4	46359801	2SC2001
fQ5	46359701	2SA952
fQ6	46359801	2SC2001
fQ7	46359701	2SA952
fQ8	46359801	2SC2001
fQ9	46359701	2SA952
fQ10	48171600	DTC114YS
fQ11	46367101	2SC2603
•IC		
fIC1	48639900	CXA1081S
fIC2	49324400	CXA1082BS
fIC3	48976700	CXD1125Q-Z
fIC4	48718000	TC5517AP-2 SRAM
	or 48839700	CXK5816PN-12L
	or 48984800	LC3517AL-15
	or 49260400	CXK5816PN-15L
	or 49260500	CXK5816PS-12L
	or 49260600	CXK5816PS-15L
	or 49322700	μM6116-2
fIC5	49396100	TCA0372DP1
•Diode		
fD1	46464100	1SS133
fD2	46464100	1SS133
fD3	46464100	1SS133
fR25	48438400	3.3kΩ 1/5W M.R.
Δ fR60	83078400	330Ω 1/2W N.I.R.
fC2	83123400	100μF 25V E.C.
fC4	83123400	100μF 25V E.C.
fC5	83123300	47μF 25V E.C.
fC10	83124700	0.47μF 100V E.C.
fC14	83123100	220μF 16V E.C. (XX, UL, CSA, EU, EG, UK, SEV)
fC15	83123100	220μF 16V E.C. (XX, UL, CSA, EU, EG, UK, SEV)
fC21	83123900	22μF 50V E.C.
fC22	83123900	22μF 50V E.C.
fC24	83123300	47μF 25V E.C.
fC25	83124800	1μF 100V E.C.
fC30	83124700	0.47μF 100V E.C.
fC33	83123300	47μF 25V E.C.
fC34	83125100	4.7μF 100V E.C.
fC37	83123300	47μF 25V E.C.
fC39	83123900	22μF 50V E.C.
fC40	48666200	0.01μF 50V C.C.
fC42	83123300	47μF 25V E.C.
fC45	48662600	100pF 50V C.C.
fC47	48663800	1000pF 50V C.C.
fC48	83123300	47μF 25V E.C.
fC49	83123300	47μF 25V E.C.
fC50	48663400	470pF 50V C.C.
fL1	48289400	10μH Inductor
fL2	48289400	10μH Inductor
fVR1	83009300	20kΩ S.V.R., Tracking Offset
fVR2	83009200	10kΩ S.V.R., Focus Offset
fVR3	83009300	20kΩ S.V.R., Tracking Gain

<F-6426>

Parts No.	Stock No.	Description
fVR4	83009300	20kΩ S.V.R., Focus Gain
fVR5	83009000	2kΩ S.V.R., VCO
Δ kR7	83088600	33Ω 1W N.I.R.
Δ kR8	83088600	33Ω 1W N.I.R.
•Transistor		
Δ mQ1	46614101	2SC3243
Δ mQ2	46614001	2SA1283
Δ mQ3	46614001	2SA1283
mQ4	48229400	DTA114TS
mQ5	46367001	2SA1115
mQ6	46719900	DTC124ES
mQ7	46367101	2SC2603
•IC		
Δ mIC1	49420700	NJM7805FA
Δ mIC2	49435200	NJM79M05FA
•Diode		
Δ mD1	83005000	1N4002
Δ mD2	83005000	1N4002
Δ mD3	83005000	1N4002
Δ mD4	83005000	1N4002
Δ mD5	83005000	1N4002
Δ mD6	83005000	1N4002
Δ mD7	83005000	1N4002
Δ mD8	83005000	1N4002
Δ mD9	83005000	1N4002
mD10	46464100	1SS133
mD11	46464100	1SS133
mD12	46464100	1SS133
•Zener Diode		
mDZ1	48555600	MTZ15C
mDZ2	48555600	MTZ15C
mDZ3	49517300	MTZ33C
mDZ4	48552400	MTZ5.6B
Δ mR1	83078600	470Ω 1/2W N.I.R.
Δ mR2	83078600	470Ω 1/2W N.I.R.
mC1	83118700	330μF 35V E.C.
mC2	83118700	330μF 35V E.C.
mC3	83118600	220μF 35V E.C. (XX, UL, CSA, EU, EG, UK, SEV)
mC4	83118600	220μF 35V E.C. (XX, UL, CSA, EU, EG, UK, SEV)
mC7	83123400	100μF 25V E.C. (XX, UL, CSA, EU, EG, UK, SEV)
mC8	83123400	100μF 25V E.C. (XX, UL, CSA, EU, EG, UK, SEV)
mC11	83117100	3300μF 16V E.C. (XX, UL, CSA, EU, EG, UK, SEV)
	49350400	4700μF 16V E.C. (OO)
mC12	83117000	2200μF 16V E.C. (XX, UL, CSA, EU, EG, UK, SEV)
	49350100	3300μF 16V E.C. (OO)
mC13	83122700	220μF 10V E.C.
mC14	83122700	220μF 10V E.C.
mC15	83124300	10μF 63V E.C.
mC17	83124200	100μF 50V E.C.
mC18	83120700	330μF 63V E.C.
mC19	83124200	100μF 50V E.C.
mC20	83124200	100μF 50V E.C.
mC21	83123900	22μF 50V E.C.
mC22	83123900	22μF 50V E.C.
mC24	83123200	330μF 16V E.C.
mC25	83125100	4.7μF 100V E.C.
mC26	83124800	1μF 100V E.C.

to be continued

<F-6426>

Parts No.	Stock No.	Description
mC27	49417000	0.1μF 50V C.C.
oJ3	49436400	Jack, SYNC. (XX, UL, CSA, EU, EG, UK, SEV)
oJ1	49320500	2P Terminal, LINE OUT
oJ4	49443600	1P Terminal, DIGITAL OUT
•Transistor		
vQ1	46367301	2SC2458
vQ2	46367301	2SC2458
vQ5	46604301	2SC3327
vQ6	46604301	2SC3327
vQ7	48229400	DTA114TS
•IC		
vIC1	49351100 or 49416500 or 49442500	MN6623BM MN6623DM MN6471M
vIC2	49439500	NJM4558L
vXO1	49357400	Quartz Element HC-49/U
vC2	83123100	220μF 16V E.C.
vC8	83123100	220μF 16V E.C. (XX, UL, CSA, EU, EG, UK, SEV)
vC9	83123100	220μF 16V E.C.
vC11	48663100	270pF 50V C.C.
vC12	48665300	1800pF 50V C.C.
vC13	48665300	1800pF 50V C.C.
vC14	48660200	47pF 50V C.C.
vC20	83124300	10μF 63V E.C. (XX, UL, CSA, EU, EG, UK, SEV)
vC21	83124300	10μF 63V E.C. (XX, UL, CSA, EU, EG, UK, SEV)
vC22	49451700	100μF 25V E.C. (XX, UL, CSA, EU, EG, UK, SEV)
	48941500	100μF 25V E.C. (OO)
vC24	48663200	330pF 50V C.C.
vL1	48289000	4.7μH Inductor

5-2. F-6427 Power Switch Board

Parts No.	Stock No.	Description
Δ mPT1	83052500	Power Transformer (OO)
Δ	83052501	Power Transformer (XX)
Δ	83052512	Power Transformer (UL, CSA)
Δ	83052505	Power Transformer (EU, EG, UK, SEV)
Δ pC1	46425800	0.01μF 400V C.C.
Δ pL1	48727800	Filter (OO)
Δ	49395700	Filter (XX, UL, CSA, EU, EG, UK, SEV)
Δ pS1	48846300	Push SW., POWER
Δ pS2	49442300	Push SW., voltage selector (XX)

5-3. F-6428 PHONES Jack Board

Parts No.	Stock No.	Description
•IC		
kIC1	49385800	NJM4556L

<F-6428>

Parts No.	Stock No.	Description
kC2	48662600	100pF 50V C.C.
kC3	48666200	0.01μF 50V C.C.
kC4	83116800	470μF 16V E.C.
kC5	83116800	470μF 16V E.C.
kVR1	49298300	20kΩ(B) V.R., PHONES Level
oJ2	83265000	Jack, PHONES

5-4. F-6429 Control IC & Switch Board

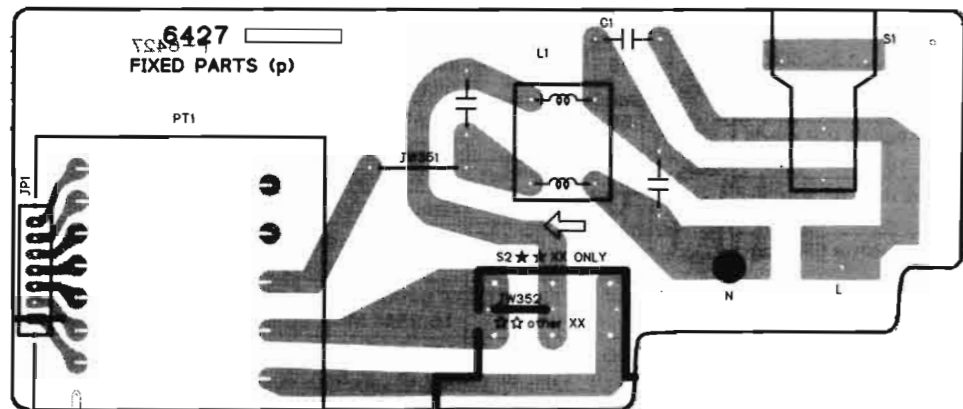
<Stock No. 01232400=00/01232401=XX, EU, EG, UK, SEV/
01242702=UL, CSA>

Parts No.	Stock No.	Description
nFL1	49449400	FL Display Tube CP5401GR
oS1	83049900	Push SW., OPEN/CLOSE
oS2	83049900	Push SW., STOP
oS3	83049900	Push SW., PAUSE
oS4	83049900	Push SW., PLAY
oS5	83049900	Push SW., AMPS ◀◀
oS6	83049900	Push SW., EDIT
oS7	83049900	Push SW., PROGRAM
oS8	83049900	Push SW., NORMAL
oS9	83049900	Push SW., AMPS ▶▶
oS10	83049900	Push SW., 1
oS11	83049900	Push SW., 6
oS12	83049900	Push SW., +10
oS13	83049900	Push SW., A-SPACE
oS14	83049900	Push SW., ◀◀
oS15	83049900	Push SW., 2
oS16	83049900	Push SW., 7
oS17	83049900	Push SW., TIME
oS18	83049900	Push SW., RANDOM
oS19	83049900	Push SW., ▶▶
oS20	83049900	Push SW., 3
oS21	83049900	Push SW., 8
oS22	83049900	Push SW., REPEAT (OO), SYNC. (XX, UL, CSA, EU, SS)
oS23	83049900	Push SW., 4
oS24	83049900	Push SW., 9
oS25	83049900	Push SW., CLEAR
oS26	83049900	Push SW., 5
oS27	83049900	Push SW., 10/0
oS28	83049900	Push SW., CHECK
wIC2	49356200	Remote Receive Unit GP1U521X
•IC		
wIC1	49496800	M50957-162SP
•Diode		
wD1	46464100	1SS133
wD2	46464100	1SS133
wD3	46464100	1SS133
wD4	46464100	1SS133
wD5	46464100	1SS133
wD6	46464100	1SS133
wD7	46464100	1SS133
wD8	46464100	1SS133
wR8	46344800	2.2kΩx6 1/8W A.R.
wR9	49494500	2.2kΩx5 A.R.
wC1	83122600	100μF 10V E.C.

6. PARTS LOCATION ON BOARD

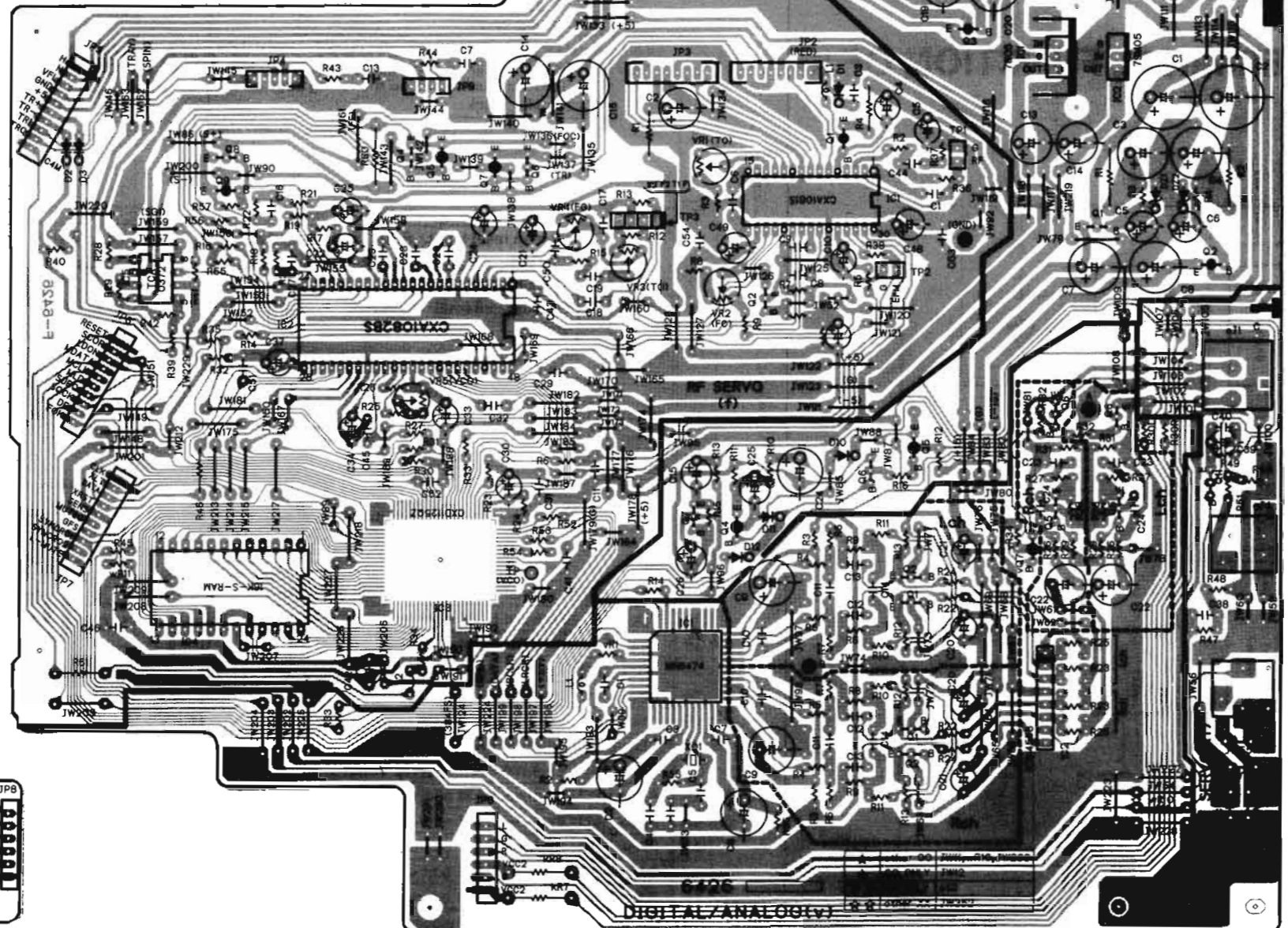
6-1. F-6427 Power Switch Board

Component Side



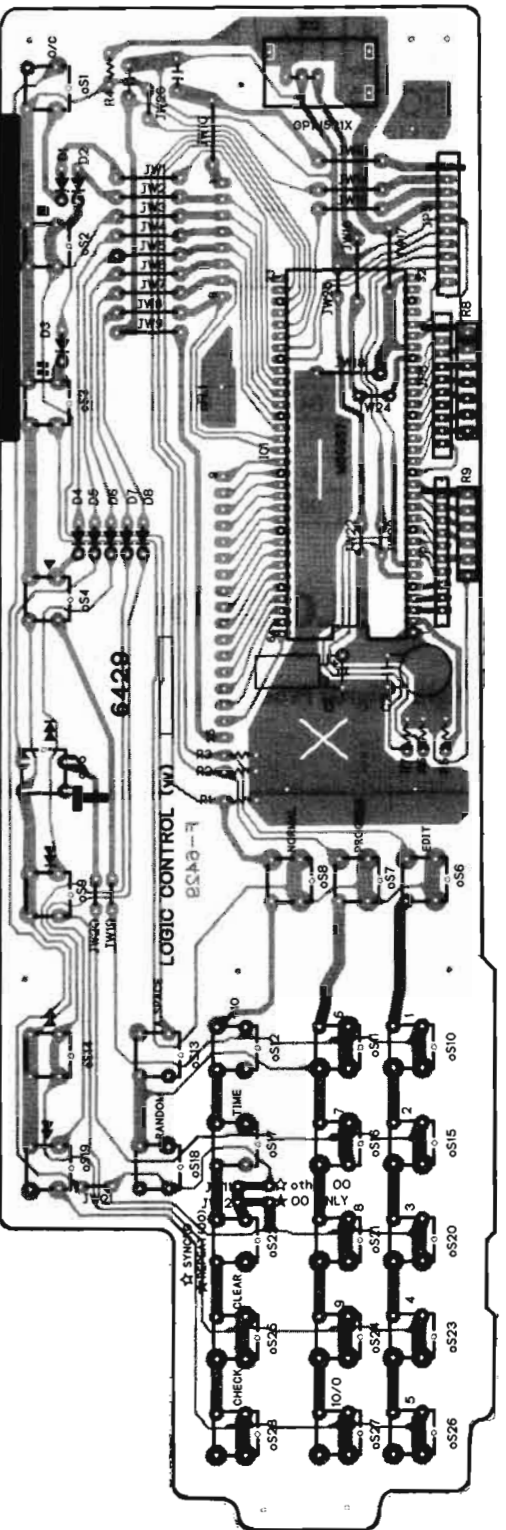
6-2. F-6426 Main Board

Component Side



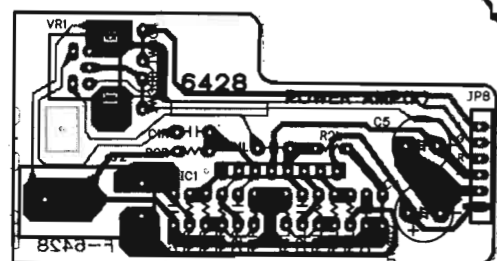
6-4. F-6429 Control IC & Switch Board

Component Side

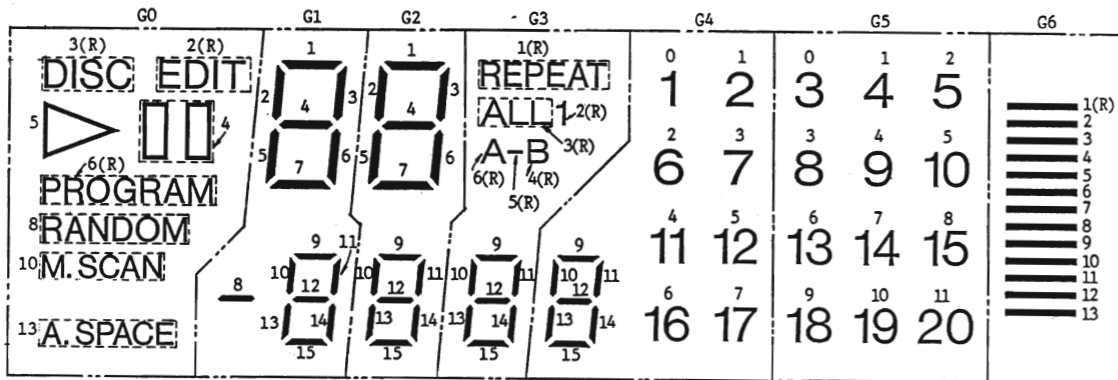


6-3. F-6428 PHONES Jack Board

Component Side



7. TERMINAL ASSIGNMENT OF FL DISPLAY TUBE, CP5401GR



PIN ASSIGNMENT

Pin No.	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20
Assignment	F	G6	G5	G4	G3	G2	G1	G0	S15	S14	S13	S12	S11	S10	S9	S8	S7	S6	S5	S4

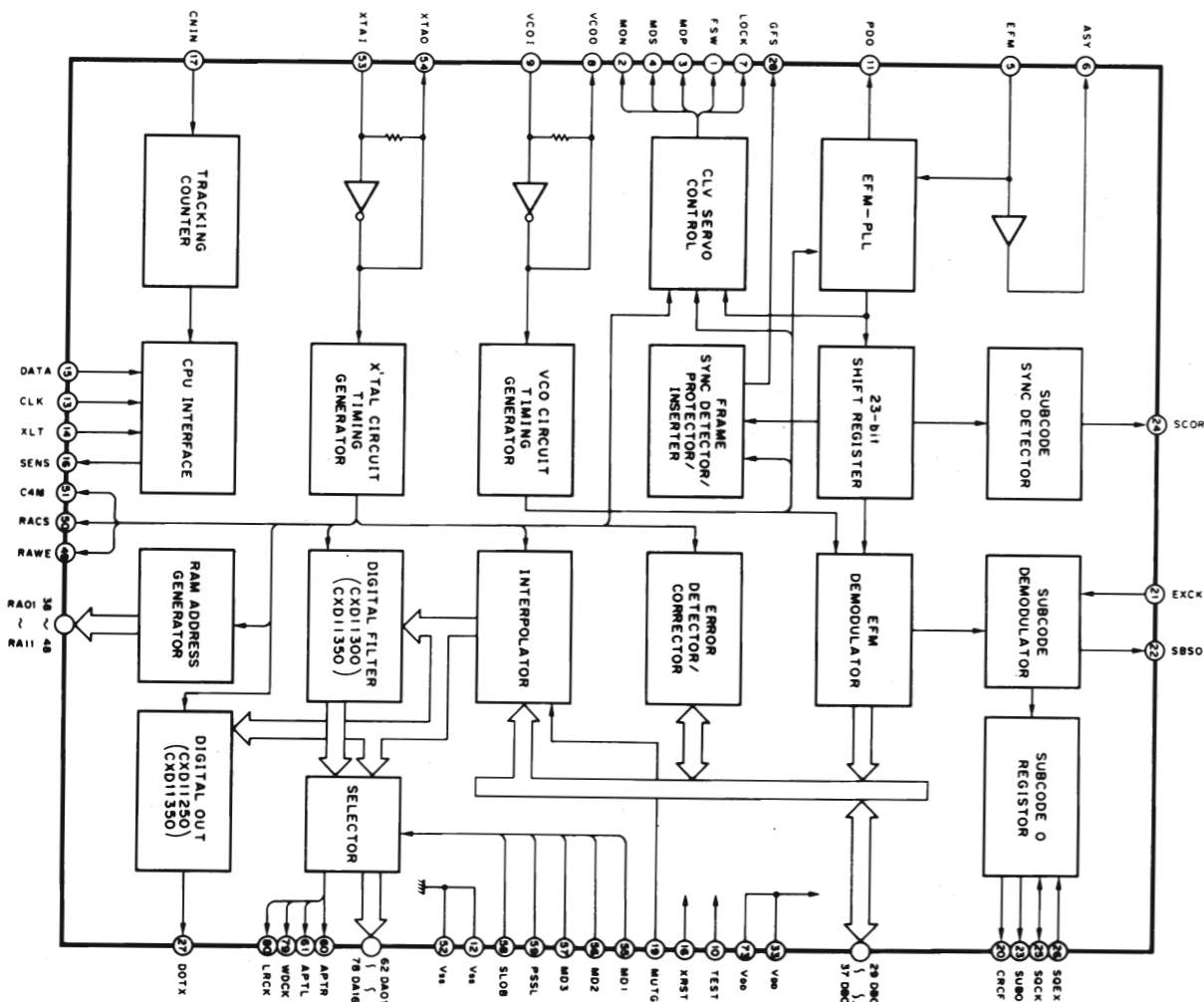
Pin No.	21	22	23	24	25
Assignment	S3	S2	S1	S0	F

Color of Illumination

Blue-green : Otherwise specified segments.
Red : (R)

8. INTERIOR BLOCK DIAGRAM & TERMINAL FUNCTION OF IC

• CXD1125Q (Digital Signal Processing)



◆ Terminal Function <CXD1125Q>

Pin No.	Pin Name	I/O	Description
1	FSW	O	Terminal to output a time constant switching signal for output-filter of spindle motor.
2	MON	O	Terminal to output a control signal for spindle motor ON/OFF.
3	MDP	O	Spindle motor drive output. For CLV-S mode rough control and CLV-P mode phase control.
4	MDS	O	Spindle motor drive output. For CLV-P mode speed control.
5	EFM	I	Terminal to input a EFM signal from RF amplifier (CXA1081S).
6	ASY	O	Terminal to output a control signal for EFM signal slice level.
7	LOCK	O	The GFS signal is sampled at WFCK/16: if "H", "H" is output through this terminal. If "L" for 8 consecutive times, "L" is output.
8	VCOO	O	VCO output. When locked to the EFM signal, f = 8.6436 MHz.
9	VCOI	I	VCO input.
10	TEST	I	(0 V).
11	PDO	O	Terminal to output a phase comparison signal for EFM signal and VCO/2.
12	Vst	-	Ground (0 V)
13	CLK	I	Terminal to input a transfer clock for serial data from the CXP5034H. Serial data is latched on the rising edge of the transfer clock.
14	XLT	I	Terminal to input a latch signal from the CXP5034H. Latches a data (serial data from the CXP5034H) of 8-bit shift register to each register.
15	DATA	I	Serial data input from the CXP5034H.
16	XRST	I	System reset input. Reset is performed at "L" input.
17	CNIN	I	Tracking pulse input.
18	SENS	O	Outputs internal condition data for each address.
19	MUTG	I	Muting input. When the internal register ATTM is "L", MUTG sets the normal condition at "L" input, and the muted condition at "H" input.
23	SUBQ	O	Subcoding Q data output.
24	SCOP	O	Subcoding data sync S0 + S1 output.
25	SQCK	I/O	Subcoding Q data readout clock input/output.
27	DOTX	I	Digital data output.
28	GFS	O	Frame sync locked condition indicating output.
29	DB08	I/O	External RAM data terminal. DATA8 (MSB)
30	DB07	I/O	External RAM data terminal. DATA7
31	DB06	I/O	External RAM data terminal. DATA6
32	DB05	I/O	External RAM data terminal. DATA5
33	VDD	-	Positive supply voltage.
34	DB04	I/O	External RAM data terminal. DATA4
35	DB03	I/O	External RAM data terminal. DATA3
36	DB02	I/O	External RAM data terminal. DATA2
37	DB01	I/O	External RAM data terminal. DATA1 (LSB)
38	RA01	I/O	External RAM address output. ADDR01 (LSB)
39	RA02	I/O	External RAM address output. ADDR02
40	RA03	I/O	External RAM address output. ADDR03
41	RA04	I/O	External RAM address output. ADDR04
42	RA05	I/O	External RAM address output. ADDR05
43	RA06	I/O	External RAM address output. ADDR06
44	RA07	I/O	External RAM address output. ADDR07
45	RA08	I/O	External RAM address output. ADDR08

Pin No.	Pin Name	I/O	Description
46	RA09	I/O	External RAM address output. ADDR09
47	RA10	I/O	External RAM address output. ADDR10
48	RA11	O	External RAM address output. ADDR11
49	RAW	O	Write enable signal output to the external RAM (active at "L").
50	RACS	O	Chip select signal output to the external RAM (active at "L").
51	C4M	O	X'tal division output. f = 4.2336 MHz.
52	VSS	-	Ground (0V).
53	XTAI	I	X'tal oscillator circuit input. f = 8.4672 MHz or 16.9344 MHz, depending on the selected mode.
54	XTAO	O	X'tal oscillator circuit output. f = 8.4672 MHz or 16.9344 MHz, depending on the selected mode.
55	MD1	I	Mode selection input 1.
56	MD2	I	Mode selection input 2.
57	MD3	I	Mode selection input 3.
58	SLOB	I	Terminal to input a switching signal for audio data output cord. Serial data output at "H". Parallel data output at "L".
59	PSSL	I	Audio data output mode switching input serial output at "L", and parallel output at "H".
62	DA01	O	Outputs DA01 (parallel audio data, LSB) when PSSL = "H", and C1F1 ¹ when PSSL = "L".
63	DA02	O	Outputs DA02 when PSSL = "H", and C1F2 ¹ when PSSL = "L".
70	DA09	O	Outputs DA09 when PSSL = "H", and PLCK ² when PSSL = "L".
71	DA10	O	Outputs DA10 when PSSL = "H", and UGFS ³ when PSSL = "L".
72	DA11	O	Outputs DA11 when PSSL = "H", and GTOP ⁴ when PSSL = "L".
73	VDD	-	Positive supply voltage: +5 V.
74	DA12	O	Outputs DA12 when PSSL = "H", and RAOV ⁵ when PSSL = "L".
75	DA13	O	Outputs DA13 when PSSL = "H", and C4LR ⁶ when PSSL = "L".
76	DA14	O	Outputs DA14 when PSSL = "H", and C210 ⁷ when PSSL = "L".
77	DA15	O	Outputs DA15 when PSSL = "H", and C210 ⁸ when PSSL = "L".
78	DA16	O	Outputs DA16 (parallel audio data MSB: when PSSL = "H", and DATA ⁹ when PSSL = "L".
79	WDC	O	Strobe signal output. 176.4 kHz at DF ON, 88.2 kHz at DF OFF.
80	LRCK	O	Strobe signal output. 88.2 kHz at DF ON, and 44.1 kHz at DF OFF.

- *NOTES:
1. C1F1: C1 decoding error correction condition
C1F2: data monitoring output.
 2. PLCK: VCO/2 output. f = 4.3218 MHz when locked to the FFM signal.
 3. UGFS: Unprotected frame sync pattern output.
 4. GTOP: Frame synchronization protected condition indication output.
 5. RAOV: ±4-frame jitter absorbing RAM overflow/under flow indicating output.
 6. C4LR: Strobe signal. 352.8 kHz at DF ON, 176.4 kHz at DF OFF.
 7. C210: C210 inverting output.
 8. C210: Bit clock output 4.2336 MHz at DF ON, 2.1168 MHz at DF OFF.
 9. DATA: Audio signal serial data output.

◆端子機能説明<CXD1125Q>

ピン No.	端子記号	I/O	端子説明
1	FSW	O	スピンドルモータの出力フィルタの待数切換出力。
2	MON	O	スピンドルモータのON/OFFコントロール出力。
3	MDP	O	スピンドルモータのドライブ出力、CLV-Sモード時のラフ制御とCLV-Pモード時の位相制御。
4	MDS	O	スピンドルモータのドライブ出力、CLV-Pモード時の速度制御。
5	EFM	I	RFアンプからのEFM信号入力。
6	ASY	O	EFM信号のスライスレベルをコントロールするための出力。
7	LOCK	O	GFS信号をWFCK/16でサンプリングし“H”の場合は“H”を出力、8回連続で“L”の場合は“L”を出力。
8	VCOO	O	VCO出力、EFM信号にロックした時、 $f=8.6436\text{MHz}$ 。
9	VCOI	I	VCO入力。
10	TEST	I	(0V)
11	PDO	O	EFM信号とVCO/2との位相比較出力。
12	Vss	-	GND (0V)
13	CLK	I	CPUからのシリアルデータ転送クロック入力、ロックの立ち上がりエッジでデータをラッチする。
14	XLT	I	CPUからのラッチ入力、8ビットシフトレジスタのデータ(CPUからのシリアルデータ)を各レジスタにラッチする。
15	DATA	I	CPUからのシリアルデータ入力。
16	XRST	I	システムリセット入力、“L”でリセット。
17	CNIN	I	トラッキングバスの入力。
18	SENS	O	アドレスに対応して、内部状態を出力。
19	MUTG	I	ミュート入力、内部レジスタAのATTMが“L”の時、MUTGが“L”でノーマル状態、“H”で無音状態。
20	CRCF	O	サブコードQのCRCチェックの結果を出力。
21	EXCK	I	サブコードのシリアル出力の為のクロック入力。
22	SBSO	O	サブコードのシリアル出力。
23	SUBQ	O	サブコードQ出力。
24	SCOR	O	サブコードシンクS0+S1出力。
25	SQCK	I/O	サブコードQの読みとりクロック。
26	SQEX	I	SQCKの選択入力。
27	DOTX	O	デジタルアウト出力。
28	GFS	O	フレームシンクのロック状態の表示出力。
29	DB08	I/O	外部RAMのデータ端子、DATA8 (MSB)
30	DB07	I/O	外部RAMのデータ端子、DATA7
31	DB06	I/O	外部RAMのデータ端子、DATA6
32	DB05	I/O	外部RAMのデータ端子、DATA5
33	V _{DD}	-	電源 (+5V)
34	DB04	I/O	外部RAMのデータ端子、DATA4
35	DB03	I/O	外部RAMのデータ端子、DATA3
36	DB02	I/O	外部RAMのデータ端子、DATA2
37	DB01	I/O	外部RAMのデータ端子、DATA1 (LSB)
38	RA01	O	外部RAMのアドレス出力、ADDR01 (LSB)
39	RA02	O	外部RAMのアドレス出力、ADDR02
40	RA03	O	外部RAMのアドレス出力、ADDR03

注)

C1F1: C1デコードにおけるエラー訂正状態のモニタ出力。C1F2: C1デコードにおけるエラー訂正状態のモニタ出力。C2F1: C2デコードにおけるエラー訂正状態のモニタ出力。C2F2: C2デコードにおけるエラー訂正状態のモニタ出力。

C2FL: 訂正状態出力、現在訂正中のC2系列が訂正不可能のとき“H”になります。

C2PO: C2ポインタの表示出力、オーディオデータ出力に同期します。

RFCK: リードフレームクロック出力、X'tal系の7.35kHz。

WFCK: ライトフレームクロック出力、X'tal系にロックしている時7.35kHz。

PLCK: VCO/2出力、EFM信号にロックした時、 $f=4.3218\text{MHz}$ 。

UGFS: 保護されていないフレームシンクパターン出力。

GTOP: フレーム同期保護状態の表示出力。

RAOV: ±4フレームのジッタ吸収用RAMのオーバーフローおよびアンダーフロー表示出力。

C4LR: ストローブ信号、DFオン時352.8kHz、CXD1125QまたはDFオフ時176.4kHz。

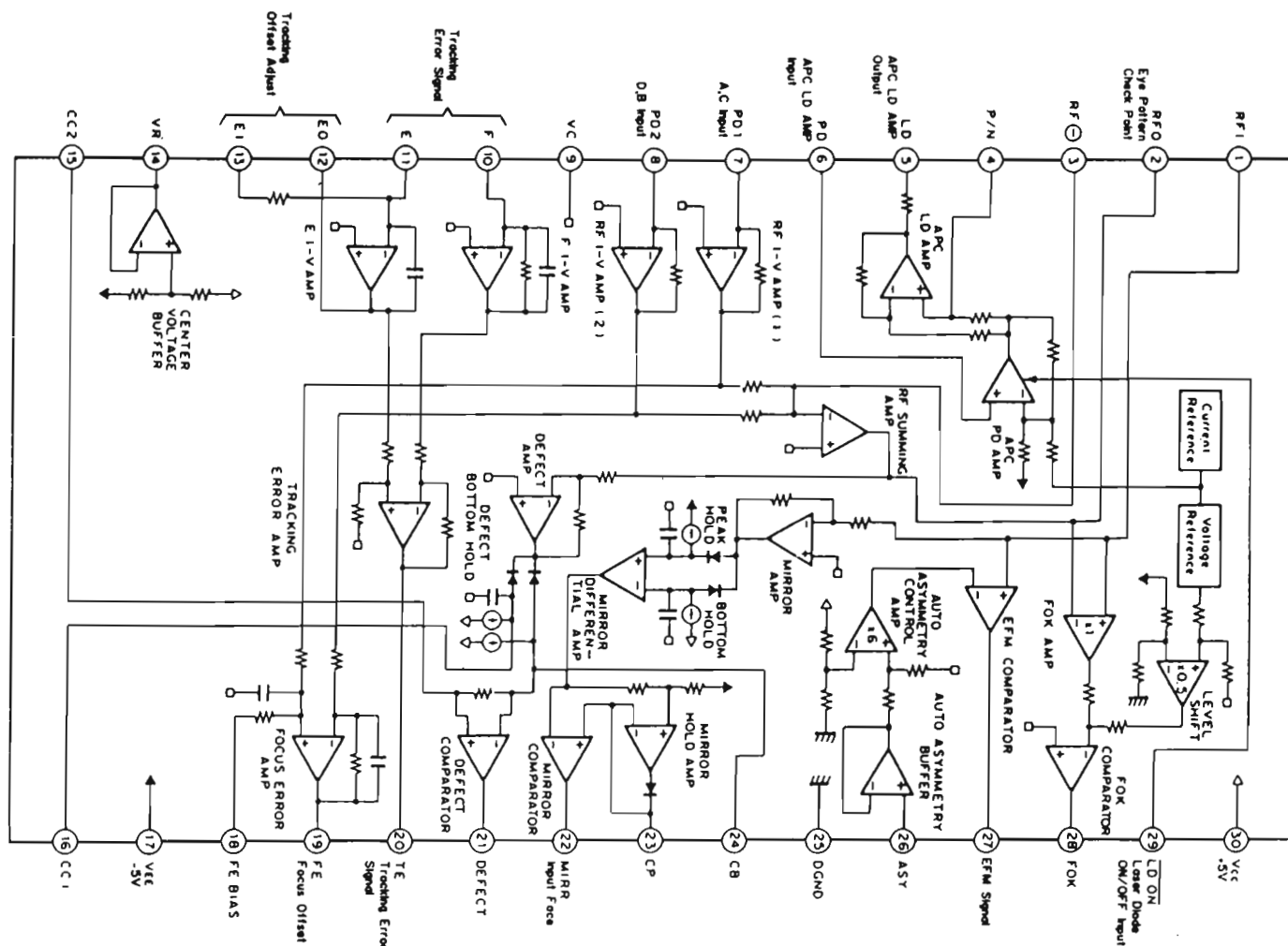
ピン No.	端子記号	I/O	端子説明
41	RA04	O	外部RAMのアドレス出力、ADDR04
42	RA05	O	外部RAMのアドレス出力、ADDR05
43	RA06	O	外部RAMのアドレス出力、ADDR06
44	RA07	O	外部RAMのアドレス出力、ADDR07
45	RA08	O	外部RAMのアドレス出力、ADDR08
46	RA09	O	外部RAMのアドレス出力、ADDR09
47	RA10	O	外部RAMのアドレス出力、ADDR10
48	RA11	O	外部RAMのアドレス出力、ADDR11 (MSB)
49	RAW	O	外部RAMへのライトイネイブル信号出力、“L”でアクティブ)
50	RACS	O	外部RAMへのチップセレクト信号出力、“L”でアクティブ)
51	C4M	O	X'talの分周出力、 $f=4.2336\text{MHz}$
52	Vss	-	GND (0V)
53	XTAI	I	X'tal発振回路入力、モード選択により $f=8.4672\text{MHz}$ 又は 16.9344MHz
54	XTAO	O	X'tal発振回路出力、モード選択により $f=8.4672\text{MHz}$ 又は 16.9344MHz
55	MD1	I	モード選択入力1
56	MD2	I	モード選択入力2
57	MD3	I	モード選択入力3
58	SLOB	I	オーディオデータ出力のコード切換入力、“L”で2'sコンプリメント出力、“H”でオフセットバイナリ出力。
59	PSSL	I	オーディオデータ出力のモード切換入力、“L”でシリアル出力、“H”でハラルル出力。
60	APTR	O	アバーチャ補正用コントロール出力、R-chの時“H”
61	APTL	O	アバーチャ補正用コントロール出力、L-chの時“H”
62	DA01	O	PSSL=“H”の時DA01 (パラレル音声データのLSB) 出力、PSSL=“L”の時C1F1出力
63	DA02	O	PSSL=“H”の時DA02出力、PSSL=“L”の時C1F2出力
64	DA03	O	PSSL=“H”の時DA03出力、PSSL=“L”の時C2F1出力
65	DA04	O	PSSL=“H”の時DA04出力、PSSL=“L”の時C2F2出力
66	DA05	O	PSSL=“H”の時DA05出力、PSSL=“L”の時C2FL出力
67	DA06	O	PSSL=“H”の時DA06出力、PSSL=“L”の時C2PO出力
68	DA07	O	PSSL=“H”の時DA07出力、PSSL=“L”の時RFCK出力
69	DA08	O	PSSL=“H”の時DA08出力、PSSL=“L”の時WFCK出力
70	DA09	O	PSSL=“H”の時DA09出力、PSSL=“L”の時PLCK出力
71	DA10	O	PSSL=“H”の時DA10出力、PSSL=“L”の時UGFS出力
72	DA11	O	PSSL=“H”の時DA11出力、PSSL=“L”の時GTOP出力
73	V _{DD}	-	電源 (+5V)
74	DA12	O	PSSL=“H”の時DA12出力、PSSL=“L”の時RAOV出力
75	DA13	O	PSSL=“H”の時DA13出力、PSSL=“L”の時C4LR出力
76	DA14	O	PSSL=“H”の時DA14出力、PSSL=“L”の時C210出力
77	DA15	O	PSSL=“H”の時DA15出力、PSSL=“L”の時C210出力
78	DA16	O	PSSL=“H”の時DA16 (パラレル音声データのMSB) 出力、PSSL=“L”の時DATA出力
79	WDCK	O	ストローブ信号出力、DFオン時176.4kHz、CXD1125QまたはDFオフ時88.2kHz。
80	LRCK	O	ストローブ信号出力、DFオン時88.2kHz、CXD1125QまたはDFオフ時44.1kHz。

C210: C210の反転出力。

C210: ビットクロック出力、DFオン時4.2336MHz、CXD1125QまたはDFオフ時2.1168MHz。

DATA: オーディオ信号のシリアルデータ出力。

• CXA1081S (RF Amp.)



• Terminal Function <CXA1081S>

Pin No.	Pin Name	I/O	Description
1	RFI	I	RF summing amplifier input.
2	RFO	O	RF summing amplifier input.
3	RF ⊖	I	RF Summing amplifier feedback signal input.
4	P/N	I	Terminal for switching P-sub/N-sub of LD (laser diode).
5	LD	O	APC LD amplifier output.
6	PD	I	APC PD amplifier input.
7	PD1	I	RF I-V amplifier (1) inverting input. This terminal is connected to the pin diode (A + C).
8	PD2	I	RF I-V amplifier (2) inverting input. This terminal is connected to the pin diode (B + D).
9	VC	-	Ground
10	F	I	F I-V amplifier inverting input. This terminal is connected to the pin diode (F).
11	E	I	E I-V amplifier inverting input. This terminal is connected to the pin diode (E).
12	EO	O	E I-V amplifier output.
13	EI	I	E I-V amplifier feedback input.
14	VR	O	(Vcc + VEE)/2 voltage output.

Pin No.	Pin Name	I/O	Description
15	CC2	I	Defect amplifier bottom hold input. This terminal is connected Pin 16 with a coupling capacitor.
16	CC1	O	Defect amplifier bottom hold output.
17	VEE	-	Negative supply voltage: -5V.
18	FEBIAS	I	Bias terminal for the focus error amplifier non-inverting.
19	FE	O	Focus error amplifier output.
20	TE	O	Tracking error amplifier output.
21	DEFECT	O	Defect comparator output.
22	MIRR	O	Mirror comparator output.
23	CP	I	Mirror comparator non-inverting input. This terminal is connected a mirror hold capacitor.
24	CB	I	This terminal is connected a defect bottom hold capacitor.
25	DGND	-	Ground.
26	ASY	I	Auto asymmetry buffer control signal input.
27	EFM	O	EFM comparator output.
28	FOK	O	FOK comparator output.
29	LD ON	I	Laser diode ON/OFF switching input.
30	Vcc	-	Positive supply voltage: +5V.

◆端子機能説明<CXA1081S>

端子番号	記号	I/O	端子説明
1	RFI	I	RFサミングアンプの出力がC結合されて入力される入力端子
2	RFO	O	REサミングアンプの出力端子 Eyeパターンのチェック・ポイント
3	RF⊖	I	RFサミングアンプ帰還入力端子
4	P/N	I	LDのP-sub/N-sub切り換え端子
5	LD	O	APC LDアンプの出力端子
6	PD	I	APC PDアンプの入力端子
7	PD1	I	RF I-Vアンプ(1)の反転入力端子 PINダイオードのA+Cに接続して電流入力
8	PD2	I	RF I-Vアンプ(2)の反転入力端子 PINダイオードのB+Dに接続して電流入力
9	VC	-	±二電源時: GND
10	F	I	F I-Vアンプの反転入力端子 PINダイオードのFに接続して電流入力
11	E	I	E I-Vアンプの反転入力端子 PINダイオードのEに接続して電流入力
12	EO	O	E I-Vアンプの出力端子
13	E1	I	E I-Vアンプの帰還入力端子 E I-Vアンプのゲイン調整用
20	TE	O	トラッキング・エラーアンプの出力端子
14	VR	O	(Vcc + VEE) / 2のDC電圧出力端子

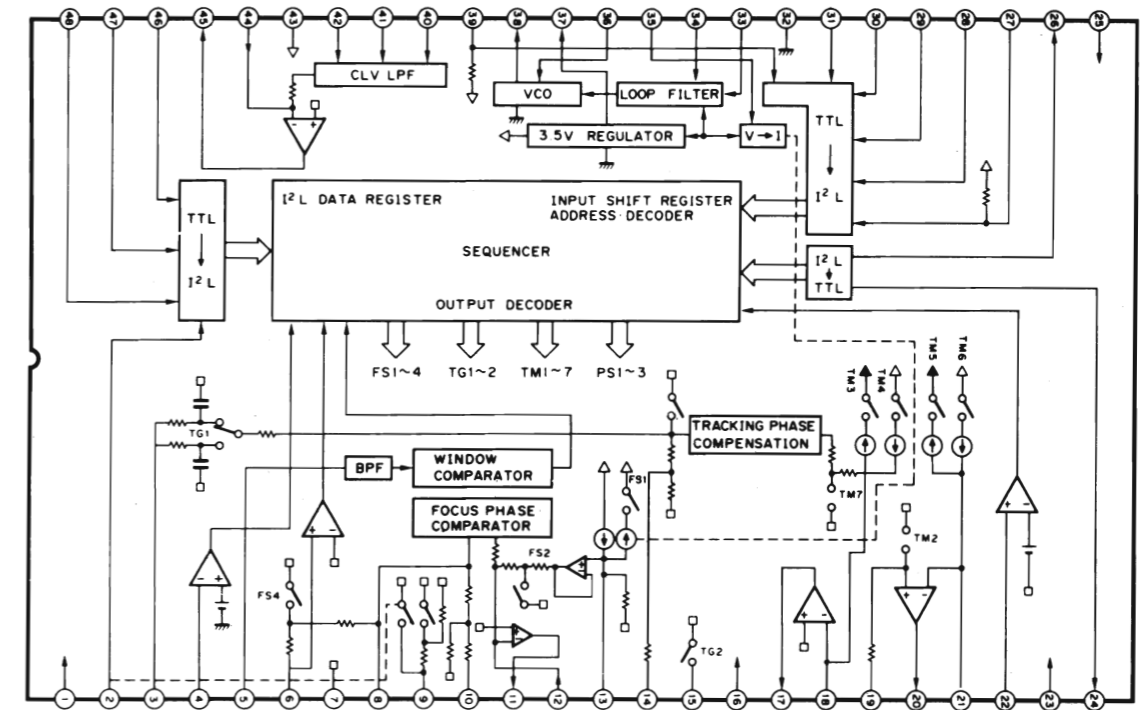
端子番号	記号	I/O	端子説明
15	CC2	I	DEFECTボトム・ホールド出力がC結合され入力される入力端子
16	CC1	O	DEFECTボトム・ホールド出力端子
21	DEFECT	O	DEFECTコンパレータの出力端子
24	CB	I	DEFECTボトム・ホールド・コンデンサ接続端子
17	VEE	-	±二電源時: 負電源
18	FE BIAS	I	フォーカス・エラーアンプの非反転側バイアス端子 フォーカス・エラーアンプのCMR調整用
19	FE	O	フォーカス・エラーアンプの出力端子
22	MIRR	O	MIRRコンパレータの出力端子
23	CP	I	MIRRホールド・コンデンサ接続端子 MIRRコンパレータの非反転入力
25	DGND	-	±二電源時: GND
26	ASY	I	オート・アシンメトリ・コントロールの入力端子
27	EFM	O	EFMコンパレータの出力端子
28	FOK	O	FOKコンパレータの出力端子
29	LD ON	I	LDのON/OFF切り換え端子
30	Vcc	-	正電源

◆CXA1082BS (Servo Control)

◆Terminal Function <CXA1082BS>

Pin No.	Pin Name	I/O	Description
8	FGD	I	A capacitor is connected between this Pin and F3 (Pin 9) for decreasing high-frequency gain of focus servo.
9	FS3	O	Terminal for switching high-frequency gain of focus servo.
10	FLB	-	This Pin is used to connect a time constant for increasing low-frequency characteristic of focus servo.
11	FEO	O	Terminal for outputting a signal for driving focus coil.
17	TAO	O	Terminal for outputting a signal for driving tracking coil.
20	SLD	O	Terminal for outputting a drive signal for sled motor.
45	SPDLO	O	Terminal for outputting a drive signal for spindle (disc) motor.
12	FE⊖	I	Focus amplifier inverting input.
13	SRCH	I	This terminal is used to determine time constant for generating focus search waveform.
14, 15	TGU, TG2	-	Terminals are used to determine a time constant for switching tracking high-frequency gain.
18	TA⊖	I	Tracking amplifier inverting input.
19	SL⊕	I	Sled (Feed) amplifier non-inverting input.
21	SL⊖	I	Sled amplifier inverting input.
22	SSTOP	I	Terminal for inputting a signal from limit switch ON/OFF for detecting innermost track of disc.
23	FSET	I	Terminal for setting focus and tracking phase-compensation peaks and fo of CLV LPF.
24	SENS	O	Terminal for outputting internal condition data.
26	C.OUT	O	Terminal for outputting a signal for counting track number of disc.
27	DIRC	-	This terminal is used for one-track jump operation.
28	XRST	-	Terminal for inputting a reset signal. Reset operation in "L" level.
29	DATA	I	Serial data input from the CXP5034H mechanism control.

Pin No.	Pin Name	I/O	Description
30	XLT	I	Terminal for inputting a latch signal for serial data from the CXP5034H mechanism control.
31	CLK	I	Serial data clock input the CXP5034H mechanism control.
32	DGND	-	Ground.
34	PDI	I	PDO signal input from the phase-comparator of the CXD1125Q digital signal processing.
35	ISSET	O	Terminal for outputting a current to determine focus search, track jump and sledding kick height.
36	VCOF	I	VCO free-frequency is practically proportional to resistance between this Pin and Pin 37.
38	C864	O	Internal 8.64 MHz VCO output.
40	MDP	I	A spindle motor driving signal input from the CXD1125 digital signal processing (MDP terminal).
41	MON	I	A spindle motor ON/OFF signal input from the CXD1125 digital signal processing (MON terminal).
42	FSW	-	This terminal is used to determine a time constant for LPF of CLV servo error signal.
44	SPDL⊖	I	Spindle drive amplifier inverting input.
46	WDCK	I	Auto sequence clock input. Typical frequency = 88.2 kHz.
47	FOK	I	FOK signal input from the CXA1081S.
48	MIRR	I	Mirror comparator signal input from the CXA1081S.
2	DFCT	I	Defect comparator signal input from the CXA1081S.
3	TE	I	Tracking error amplifier signal input from CXA1081S.
4	TZC	I	Tracking zero cross comparator signal input.
5	ATSC	I	Window comparator input for ATSC detection.
6	FE	I	Focus error amplifier signal input.

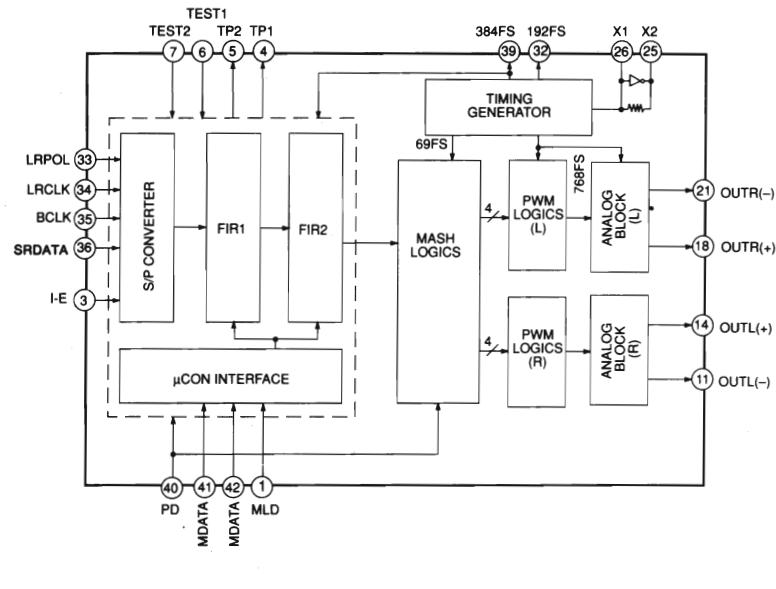


◆端子機能説明<CXA1082BS>

ピンNo.	端子記号	機能
8	FGD	フォーカス・サーボの高域ゲインを落とす場合、この端子と9番端子との間にコンデンサを挿入します。
9	FS3	FS3のON/OFFにより、フォーカス・サーボの高域ゲインを切り換えます。
10	FLB	フォーカス・サーボの低域持ち上げ用時定数外付端子です。
11	FEO	フォーカス・ドライブ出力です。
17	TAO	トラッキングドライブ出力です。
20	SLO	スレッドドライブ出力です。
45	SPDLO	スピンドルドライブ出力です。
12	FE⊖	フォーカス・アンプの反転入力端子です。
13	SRCH	フォーカス・サーチ波形を作るための時定数外付端子です。
14	TGU	トラッキング高域ゲイン切り換え用時定数外付端子です。
15	TGZ	トラッキング高域ゲイン切り換え用時定数外付端子です。
18	TA⊖	トラッキング・アンプの反転入力端子です。
19	SL⊕	スレッド・アンプの非反転入力端子です。
21	SL⊖	スレッド・アンプの反転入力端子です。
22	SSTOP	ディスク最内周検出用リミットSWのON/OFF検出信号用端子です。
23	FSET	フォーカス・トラッキングの位相補償のピークおよび、CLV LPFのf ₀ の設定用端子です。
24	SENS	CXP5034Hからのコマンドにより、FZC, AS, TZC, SSTOP, BUSYなどを出力します。
26	C.OUT	トラック数カウント用信号出力です。
27	DIRC	1トラックジャンプ時に使用します。47kΩプルアップ抵抗が入っています。
28	XRST	リセット入力端子"L"でリセットします。
29	DATA	CXP5034Hからのシリアルデータ入力です。
30	XLT	CXP5034Hからのラッチ入力です。

ピンNo.	端子記号	機能
31	CLK	CXP5034Hからのシリアルデータ転送クロック入力です。
39	LOCK	"L"でスレッド暴走防止回路が働きます。47kΩプルアップ抵抗が入っています。
33	BW	ループフィルタの時定数外付端子です。
34	PDI	CXD1125の位相比較器出力PDOを入力する端子です。
35	ISSET	フォーカスサーチ、トラックジャンプ、スレッドキックの高さを決める電流を流します。
36	VCOF	この端子と37番端子との間の抵抗値にVCOの自走周波数がほぼ比例します。
38	C864	8.64MHz VCO出力端子です。
40	MDP	CXD1125のMDP端子を接続する端子です。
41	MON	CXD1125のMON端子を接続する端子です。
42	FSW	CLVサーボ誤差信号のLPF時定数外付端子です。
44	SPDL⊖	スピンドル・ドライブアンプの反転入力端子です。
46	WDCK	オートシーケンス用のクロック入力です。通常88.2kHzを入力します。
47	FOK	FOK信号入力端子です。
48	MIRR	ミラー信号入力端子です。
2	DFCT	ディフェクト信号入力端子です。"H"でディフェクト対策回路が働きます。
3	TE	トラッキング・エラー信号入力端子です。
4	TZC	トラッキング・ゼロクロスコンパレータの入力端子です。
5	ATSC	ATSC検出用ウィンドウコンパレータ入力端子です。
6	FE	フォーカス・エラー信号入力用端子です。

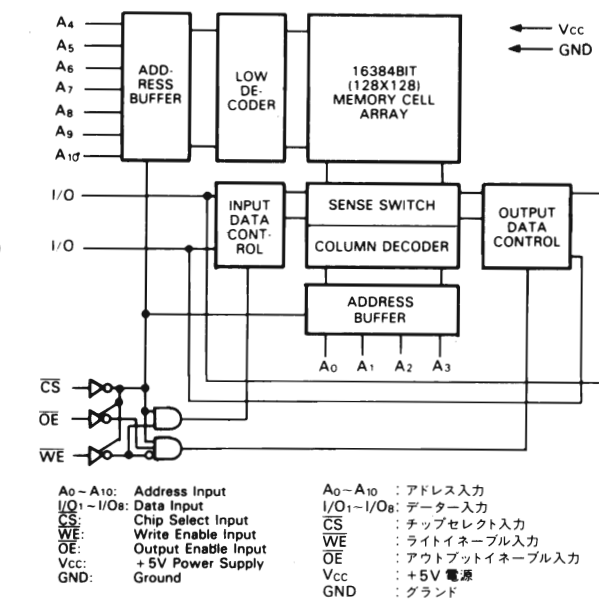
● MN6471M/6623 (D/A Converter)



<Function> (MN6471M/6623)

Pin No.	Pin Name	Function
1	MLD	Microcomputer command load input (load when at ①)
2	RSTB	Reset terminal (active when at ①)
3	IE	When at ① — Signal processor LSI format When at ② — I ² S format
10	AV _{DD4}	Analog system power source terminal 4 (+5 V)
11	OUTL (-)	Left channel antiphase PWM output terminal
12	AV _{SS4}	Analog system ground terminal 4
13	AV _{SS3}	Analog system ground terminal 3
14	OUTL (+)	Left channel normal phase PWM output terminal
15	AV _{DD3}	Analog system power source terminal 3 (+5 V)
17	AV _{DD2}	Analog system power source terminal 2 (+5 V)
18	OUTR (+)	Right channel antiphase PWM output terminal
19	AV _{SS2}	Analog system ground terminal 2
20	AV _{SS1}	Analog system ground terminal 1
21	OUTR (-)	Right channel normal phase PWM output terminal
22	AV _{DD1}	Analog system power source terminal 1 (+5 V)
23	DV _{DD1}	Digital system power source terminal 1 (+5 V)
24	DV _{SS1}	Digital system ground terminal 1
25	X2	X'tal oscillation terminal
26	X1	X'tal oscillation terminal
28	DV _{DD2}	Digital system power source terminal 2 (+5 V)
29	DV _{SS2}	Digital system ground terminal 2
30	NSUB	Connected to D-V _{DD} (silicone PCB potential stabilizer terminal)
32	192FS	192 FS (=8.4672 MHz) output terminal
33	LRPOL	Left/right channel switching terminal (① is left channel, ② is right channel)
34	LRCLK	LRCLK input terminal LR-POL when at ①: ① is left channel data input, ② is right channel data input LR-POL when at ②: ① is right channel data input, ② is left channel data input
35	BCLK	Serial input bit clock
36	SRDATA	Serial input data (digital) input terminal
37	DV _{SS3}	Digital system ground terminal 3
38	DV _{DD}	Digital system power source terminal (COM potential stabilizer terminal)
39	384FS	384 FS (16.9344 MHz) output terminal
40	PD	Power down terminal (① is active)
41	MDATA	Microcomputer command data input terminal
42	MCLK	Microcomputer command clock input terminal

● CXK5816/LC3517AL/μM6116/TC5517AP (RAM)



◆端子機能説明<MN6471M/6623>

端子No.	記号	端子説明
1	MLD	マイコンコマンドロード入力(Ⓛ時ロード)
2	RSTB	リセット端子(Ⓛ時アクティブ)
3	IE	①時 信号処理LSIフォーマット ②時 I ² Sフォーマット
10	AV _{DD4}	アナログ系電源端子 4 (+5V)
11	OUTL (-)	Lch逆相PWM出力端子
12	AV _{SS4}	アナログ系グラウンド端子 4
13	AV _{SS3}	アナログ系グラウンド端子 3
14	OUTL (+)	Lch正相PWM出力端子
15	AV _{DD3}	アナログ系電源端子 3 (+5V)
17	AV _{DD2}	アナログ系電源端子 2 (+5V)
18	OUTR (+)	Rch逆相PWM出力端子
19	AV _{SS2}	アナログ系グラウンド端子 2
20	AV _{SS1}	アナログ系グラウンド端子 1
21	OUTR (-)	Rch正相PWM出力端子
22	AV _{DD1}	アナログ系電源端子 1 (+5V)
23	DV _{DD1}	デジタル系電源端子 1 (+5V)
24	DV _{SS1}	デジタル系グラウンド端子 1
25	X2	X'tal発振端子
26	X1	X'tal発振端子
28	DV _{DD2}	デジタル系電源端子 2 (+5V)
29	DV _{SS2}	デジタル系グラウンド端子 2
30	NSUB	D-V _{DD} に接続する(シリコン基板電位固定端子)
32	192FS	192FS (= 8.4672MHz)出力端子
33	LRPOL	Lch/Rch切換端子(ⓁLch ⓂRch)
34	LRCLK	LRCLK入力端子 LR-POL①時 ⓁLchデータ入力 ⓂRchデータ入力 LR-POL②時 ⓂRchデータ入力 ⓁLchデータ入力
35	BCLK	シリアル入力ビットクロック
36	SRDATA	シリアル入力データ(デジタル)入力端子
37	DV _{SS3}	デジタル系グラウンド端子 3
38	DV _{DD}	デジタル系電源端子(コム電位固定端子)(+5V)
39	384FS	384FS (= 16.9344MHz)出力端子
40	PD	パワーダウン端子(Ⓛアクティブ)
41	MDATA	マイコン・コマンドデータ入力端子
42	MCLK	マイコン・コマンド用クロック入力端子

● M50957-162SP (Microcomputer)

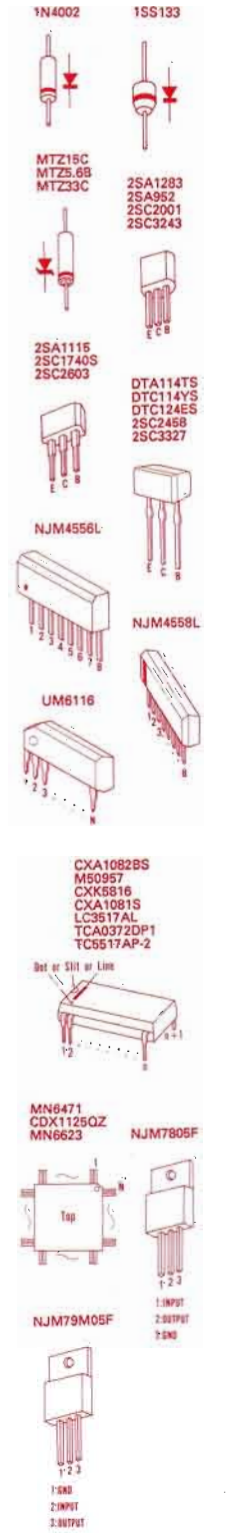
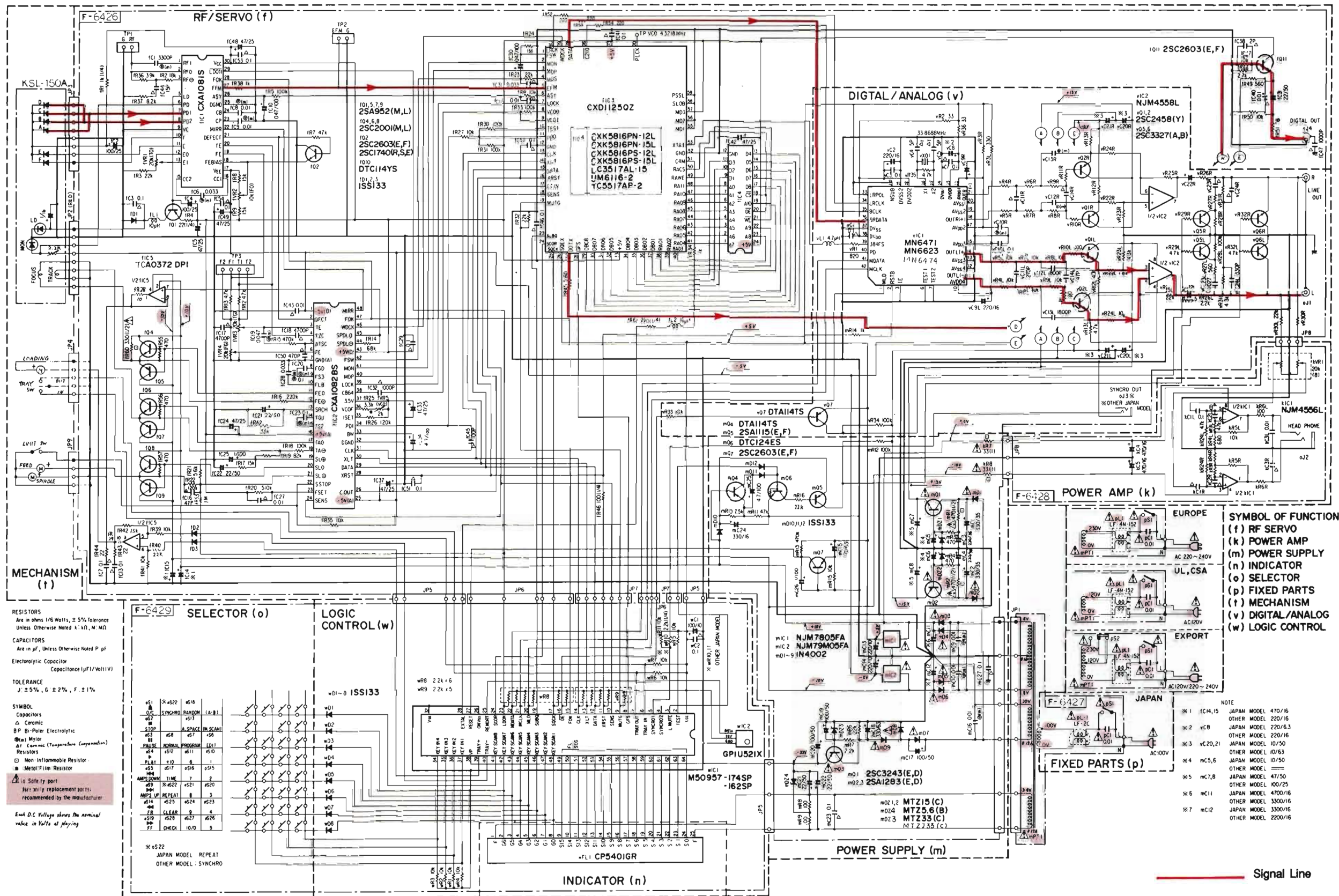
Pin No.	Pin Name	I/O	Function
56	S8	O	Terminal to output segment signals for FL display.
49	S15	O	
48	SCAN1	O	Terminal to output digit signals for FL display and key matrix scanning signals.
41	SCAN8	O	
15	FOK	I	Terminal to input a signal for focus servo OK.
14	CLK	O	Terminal to output a clock for serial data to the CXA1082 and CXD1125Q.
13	XLT	O	Terminal to output a latch signal for serial data to the CXA1082 and CXD1125Q.
12	DATA	O	Terminal to output a serial data to the CXA1082 and CXD1125Q.
11	XRST	O	Terminal to output a reset signal to the CXA1082 and CXD1125Q.
10	SENS	I	Terminal to input a condition signal from the CXA1082 and CXD1125Q.
9	MUTG	O	Terminal to output a muting signal for the CXD1125Q.
8	GFS	I	Terminal to input a signal for frame sync locked condition from the CXD1125Q.
23	LDON	O	Terminal to output a signal for the laser diode ON.
22	MDATA	O	Terminal to output command data for the D/A converter.
21	MCLK	O	Terminal to output command clock for the D/A converter.
20	MLD	O	Terminal to output command load for the D/A converter.
19	SUBQ	O	Subcoding Q-channel signal input from the CXD1125Q.
17	SQCK	I	Terminal to input a clock for subcoding Q-channel signal from the CXD1125Q.
16	DE	O	Terminal to output a control signal for deemphasis.
64	S0	O	Terminal to output a segment signals for FL display.
57	S7	O	
40	TRAY - TRAY +	O	Terminal to output a signal for loading motor drive.
25	REMORT	I	Terminal to input a signal for remote controller.
24	SCOR	I	Terminal to input subcoding sync S0+S1 from the CXD1125Q.
37	KEY IN1	I	Terminal to input a data for key-input.
34	KEY IN4	I	
7	TRAY OUT	I	Terminal to input a signal for disc tray out switch.
6	TRAY IN	I	Terminal to input a signal for disc tray in switch.
5	SYNCR01	O	Terminal to output a syncro control signal.
3	L MUTE	O	Terminal to output a line muting signal.
32	Vss	GND (0V)	
1	Vdd	Power Supply Voltage: +5V	

● M50957-162SP(システムマイコン)

ピンNo.	端子名	I/O	機能
56	S8	O	FL表示管へのセグメント信号出力端子
49	S15	O	
48	SCAN1	O	FL表示管へのディジット信号出力端子およびキーマトリックス用のスキャン信号出力端子。
41	SCAN8	O	
15	FOK	I	フォーカサーボOK信号入力端子。
14	CLK	O	CXA1082, CXD1125Qへのシリアルデータ用クロック信号出力端子。
13	XLT	O	CXA1082, CXD1125Qへのシリアルデータ用ラッチ信号出力端子。
12	DATA	O	CXA1082, CXD1125Qへのコントロール用シリアルデータ信号出力端子。
11	XRST	O	CXA1082, CXD1125Qへのリセット信号出力端子。
10	SENS	I	CXA1082, CXD1125Qからの状態を入力する。
9	MUTG	O	ミュート出力端子。
8	GFS	I	フレームシンクのロック状態表示入力端子。
23	LDON	O	レーザーダイオードON信号出力端子。
22	MDATA	O	D/Aコンバーターへのコマンドデータ出力端子。
21	MCLK	O	D/Aコンバーター, コマンド用クロック出力端子。
20	MLD	O	D/Aコンバーター, コマンドロード出力端子。
19	SUBQ	O	サブコードQチャンネル信号入力端子。
17	SQCK	I	サブコードQチャンネル信号の読取りクロック。
16	DE	O	ディエンファシス選択信号出力端子。
64	S0	O	FL表示管へのセグメント信号出力端子。
57	S7	O	
40	TRAY - TRAY +	O	トレイモータードライブ信号出力端子。
25	REMORT	I	リモートコントロール信号入力端子。
24	SCOR	I	サブコードの同期信号S0+S1入力端子。
37	KEY IN1	I	キーマトリックスのデータ入力端子。
34	KEY IN4	I	
7	TRAY OUT	I	トレイアウトスイッチ信号入力端子。
6	TRAY IN	I	トレイインスイッチ信号入力端子。
5	SYNCR01	O	シンクロコントロール信号出力端子。
3	L MUTE	O	ラインミュート信号出力端子。
32	Vss	GND (0V)	
1	Vcc	+5V電源端子。	

9. SCHEMATIC DIAGRAM

* Design and specifications subject to changes without notice for improvements.



RESISTORS
Are in ohms 1/6 Watts, ± 5% Tolerance Unless Otherwise Noted K, M, MΩ

CAPACITORS
Are in pF, Unless Otherwise Noted P, pF Electrolytic Capacitor Capacitance (pF/Volt/1V)

TOLERANCE
J: ± 5%, G: ± 2%, F: ± 1%

SYMBOL
Capacitors
C Ceramic
BP Bi-Polar Electrolytic
M Mylar
A Ceramic (Temperature Compensation)
Resistors
□ Non-Flammable Resistor
■ Metal Film Resistor
▲ is safety part
R: only replacement parts recommended by the manufacturer

Each D.C. Voltage shows the nominal value in Volts at playing

※ 6522 JAPAN MODEL REPEAT OTHER MODEL: SYNCHRO

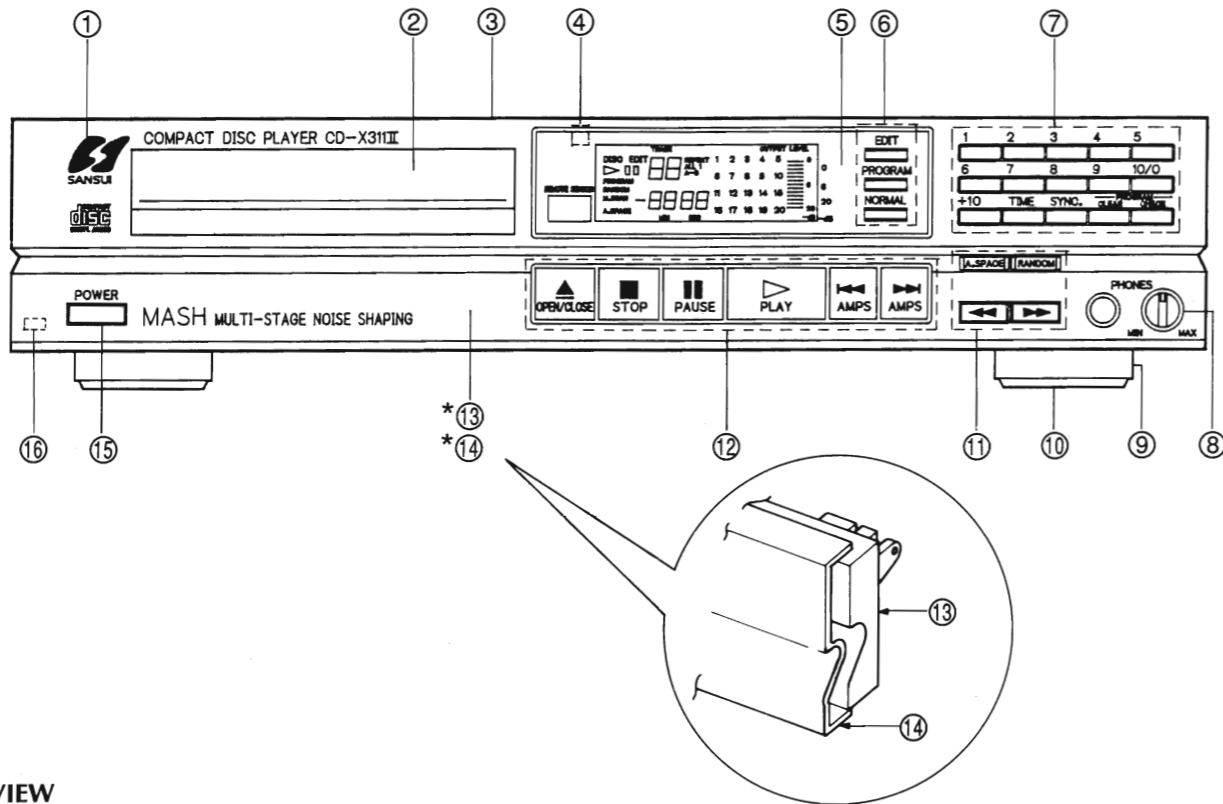
Signal Line

1
2
3
4
5

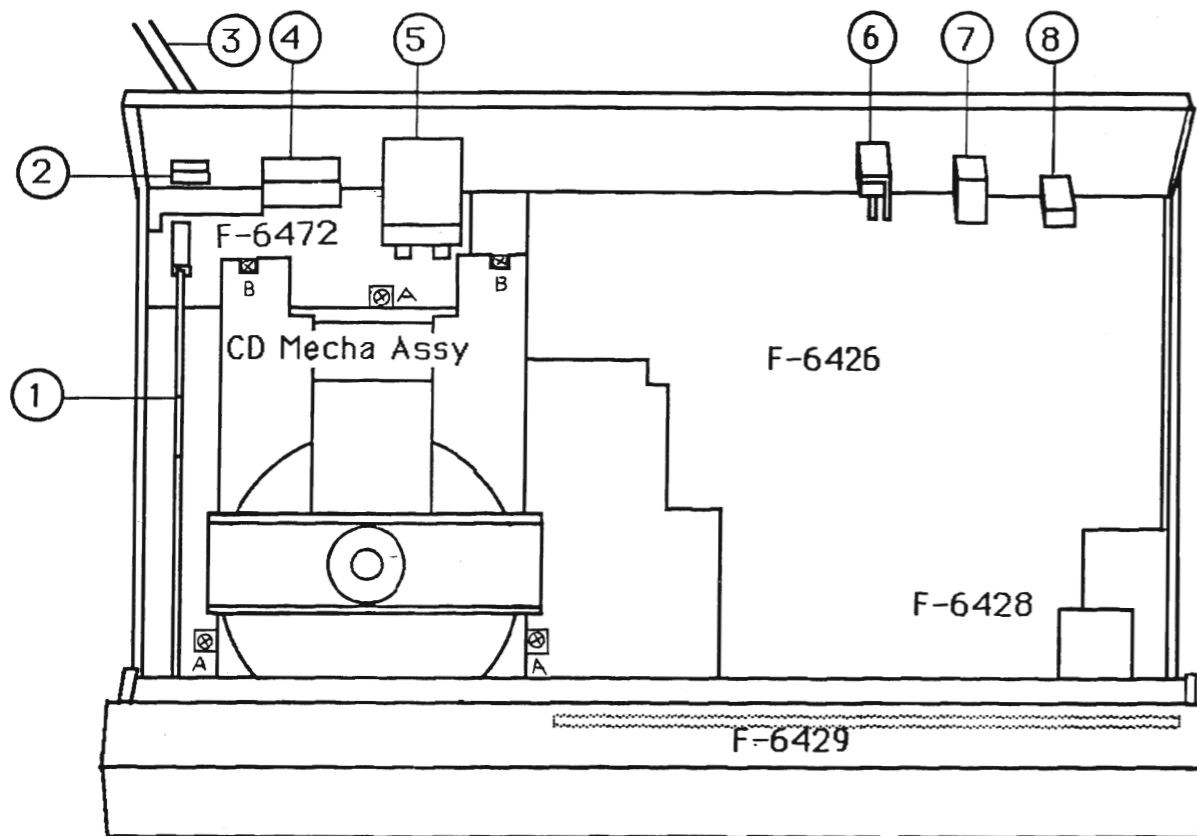
10. OTHER PARTS

FRONT VIEW

* Refer to the parts list of board on page 6 about switches, terminals and power transformer.
 * スイッチ、端子および電源トランスは、6ページのPARTS LIST OF BOARDを参照してください。



TOP VIEW



<Front View>

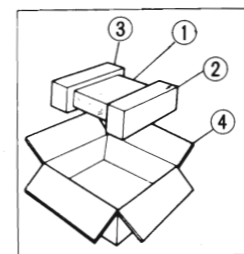
Parts No.	Stock No.	Description
1	27604100	Logo Badge
2	85002000	Tray Panel (OO)
	85002100	Tray Panel (XX, UL, CSA, EU, EG, UK, SEV)
3	84613600	Bonnet
4	84613800	GND Pad
5	84612900	DS Plate (OO)
6	84613300	Knob, DISP Key
7	84613200	Knob, 5 Key
8	84620100	Knob, PHONES Level
9	84586400	Foot
10	27593800	Rubber, Foot
11	84625600	Knob, SUB Key (XX, UL, CSA, EU, EG, UK, SEV)
	84613100	Knob, SUB Key (OO)
12	84613000	Knob, Main Key (OO)
	84625400	Knob, Main Key (XX, UL, CSA, EU, EG, UK, SEV)
13	05006100	Front Panel A <CD-α317EX>
	05006200	Front Panel A <CD-X311II>
	05009300	Front Panel A <CD-X211>
14	84612800	Front Panel B
15	27604800	Knob, POWER

<Top View>

Parts No.	Stock No.	Description
1	84621300	Joint Shaft, power SW.
2	49374400	Strain Relief (OO, UL, CSA)
	49374300	Strain Relief (EU, XX, UK, EG, SEV)
Δ 3	83052800	Power Supply Cord (OO)
Δ	83035600	Power Supply Cord (UL, CSA)
Δ	83034900	Power Supply Cord (XX)
Δ	83000600	Power Supply Cord (EU, EG, SEV)
Δ	83041600	Power Supply Cord (UK)
Δ 4	49442300	Voltage Selector (XX)
Δ 5	83052500	Power Transformer (OO)
Δ	83052501	Power Transformer (XX)
Δ	83052512	Power Transformer (UL, CSA)
Δ	83052505	Power Transformer (EU, UK, EG, SEV)
6	49320500	2P Terminal, LINE
7	49443600	1P Terminal, DIGITAL OUT
8	49436400	Jack, SYNC (XX, UL, CSA, EU, EG, UK, SEV)

11. PACKING LIST

Parts No.	Stock No.	Description
1	47859600	Vinyl Bag
2	84617700	Styrofoam Packing, Right
3	84617700	Styrofoam Packing, Left
4	85002400	Carton Case <CD-X311II>
	85014100	Carton Case <CD-X211>
	85002300	Carton Case <CD-α317EX>



12. ACCESSORY LIST

Parts No.	Stock No.	Description
		Remote Controller, RS-1150
		Dry Battery (SUM-3K)
	07193400	Pin Plug Cord
	46410000	Mini Plug Cord (XX, UL, CSA, EU, UK, EG, SEV)
	84457600	Operating Instructions <CD-α317EX>
	84457800	Operating Instructions <CD-X311II>
	84457700	Operating Instructions <CD-X211>



SANSUI ELECTRIC CO., LTD.:

SANSUI USA INC.:

SANSUI DEUTSCHLAND G.M.B.H.:

山水電気株式会社

New River Bldg. 10-14, Shinkawa 1-chome, Chuo-ku, Tokyo 104, Japan
 PHONE: (03) 5566-1024 / FAX: 03-5566-1027 (International Division)
 1250 Valley Brook Ave. Lyndhurst, N.J. 07071 U.S.A.
 17150 South Margay Ave. Carson, California 90746 U.S.A.
 Paul-Ehrlich-Strasse 8, 6074 Rödermark 2, West Germany

東京都中央区新川1-10-14 (〒104)